

Министерство образования и науки Российской Федерации
ПЕНЗЕНСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ

МОДЕЛИРОВАНИЕ И ИССЛЕДОВАНИЕ ЭЛЕКТРОННЫХ
УСТРОЙСТВ В СИСТЕМЕ ELECTRONICS WORKBENCH

Методические указания
к лабораторным работам
по курсу «Электроника»

Пенза 2006

УДК 621.38 (076)

Э 45

Дано описание двенадцати лабораторных работ по моделированию и исследованию электронных устройств в системе **ELECTRONICS WORKBENCH**. Изложена методика проведения эксперимента и обработки его результатов.

Методические указания подготовлены кафедрой «Электротехники и транспортного электрооборудования» и предназначены для лабораторных и индивидуальных занятий студентов технических специальностей 140607, 140602, 230102, 230105, 230202 университета по курсам «Электротехника и электроника» и «Электроника».

Ил. , 6 библиогр. назв.

С о с т а в и т е л и: А.И. Нефедьев, О. Н. Регеда

Р е ц е н з е н т **А. А. Данилов**, зам. директора ФГУ «Пензенский центр стандартизации метрологии и сертификации», доктор технических наук

ВВЕДЕНИЕ

Программа Electronics Workbench применяется в большинстве высших учебных заведений мира с целью замены дорогостоящего экспериментального оборудования. Программа позволяет производить большое количество анализов радиоэлектронных устройств гораздо быстрее, чем при стандартных методах исследования. Electronics Workbench включает в себя большое количество моделей радиоэлектронных устройств наиболее известных производителей, таких как Motorola, а также позволяет пополнять существующие библиотеки аналогичными элементами с требуемыми характеристиками.

При этом Electronics Workbench прост в обращении и не требует глубоких знаний в компьютерной технике, обладает стандартным, интуитивно понятным интерфейсом, требует минимум времени для своего освоения. Кроме того, приучает студентов к самостоятельной работе и позволяет им получить представление о современных средствах разработки электронных устройств и развить свой творческий потенциал.

При моделировании электронных схем в пакете Electronics Workbench выполняются следующие действия:

- формируется электрическая схема анализируемого устройства с помощью встроенного редактора, для этого нужные компоненты перетаскиваются с панели компонентов в рабочую область и соединяются друг с другом с помощью проводников, а затем устанавливаются требуемые значения параметров компонентов;
- к схеме подключаются необходимые тестовые инструменты: функциональный генератор, вольтметр, амперметр, осциллограф, логический анализатор, пробник и др.;
- запускается процесс моделирования, путем нажатия на виртуальный выключатель питания;
- результаты анализа, например, осциллограммы периодического процесса или амплитудно-частотная характеристика устройства можно наблюдать на экране монитора, а при необходимости и сохранять для последующего документирования.

При выполнении данных лабораторных работ предусмотрен следующий порядок.

1) В соответствии с заданным вариантом задания студент в черновике выполняет домашнее задание, предусмотренное в работе.

2) После проверки домашнего задания преподавателем и получения подтверждающей подписи выполняется

экспериментальная часть в соответствии с описаниями на лабораторную работу. При этом моделирование и экспериментальные исследования электронных устройств проводятся в учебной лаборатории на персональных компьютерах в среде Electronics Workbench, а результаты показываются преподавателю.

3) По результатам выполнения домашнего задания и экспериментальных исследований оформляется отчет, который должен содержать:

- титульный лист по форме, предусмотренной на соответствующем стенде кафедры по оформлению отчетов по лабораторным работам;

- цель работы;

- результаты выполнения домашнего задания;

- результаты проведения экспериментальных исследований должны включать в себя:

- схемы экспериментов;

- распечатки развернутых панелей виртуальных приборов с результатами экспериментов и установленными на них режимами работы, используемыми при проведении экспериментов;

- полученные при эксперименте таблицы истинности и (или) временные диаграммы работы устройств;

- раздел обработки экспериментальных данных должен содержать сведения и выводы, предусмотренные в каждой конкретной лабораторной работе.

Лабораторная работа № 1
**Моделирование электронных схем в программе
Electronics Workbench**

Целью работы – знакомство со средой и изучение основных возможностей и правил работы в программе Electronics Workbench.

Рабочее задание

1 Экспериментальная часть

1.1 Запустить пакет Electronics Workbench, при этом на экране появляется изображение *монтажного стола* и ознакомиться с его содержимым:

– *рабочее поле* – большая центральная часть экрана, на которой размещаются компоненты схемы и измерительные приборы;

– *панели инструментов*, включающая в себя следующие разделы: **Sources, Basic, Diodes, Transistors, Analog Ics, Mixed Ics, Digital Ics, Logic Gates, Digital, Indicators, Controls, Miscellaneous, Instrument**, а также настраиваемую панель инструментов **Yavorites**. Для добавления в настраиваемую панель требуемого элемента надо щёлкнуть по его изображению на соответствующей панели правой кнопкой мыши и выбрать в появившемся контекстном меню команду **Add to Yavorites**. Чтобы убрать элемент с панели **Yavorites**, необходимо щёлкнуть по его изображению на панели **Yavorites** правой кнопкой мыши и выбрать в появившемся контекстном меню команду **Remove Yrom Yavorites**;

– клавиши *включения питания*  и *паузы* , расположенные в правом верхнем углу экрана, с помощью которых запускается или временно приостанавливается процесс моделирования. Для остановки процесса моделирования или прекращения паузы необходимо повторно нажать соответствующую клавишу.

1.2 Ознакомиться с опциями разделов *Горизонтального меню*:

Yile – организация работы с файлами (открытие, создание, распечатка файлов и т.п.);

Edit – опции раздела позволяют вырезать и копировать, выделенный фрагмент схемы перемещать элементы или блоки схемы. Опция **Copy as Bitmap** позволяет копировать выделенный фрагмент схемы в буфер обмена, откуда его можно вставить в другое приложение, например в Word, при составлении отчета о лабораторной работе;

Circuit – раздел, позволяющий вращать, менять свойства, приближать и отдалять элементы схемы. Кроме того возможна настройка визуальных параметров схемы (расположение и ориентация элементов схемы, настройка цветов и шрифта, поиск и другие стандартные функции);

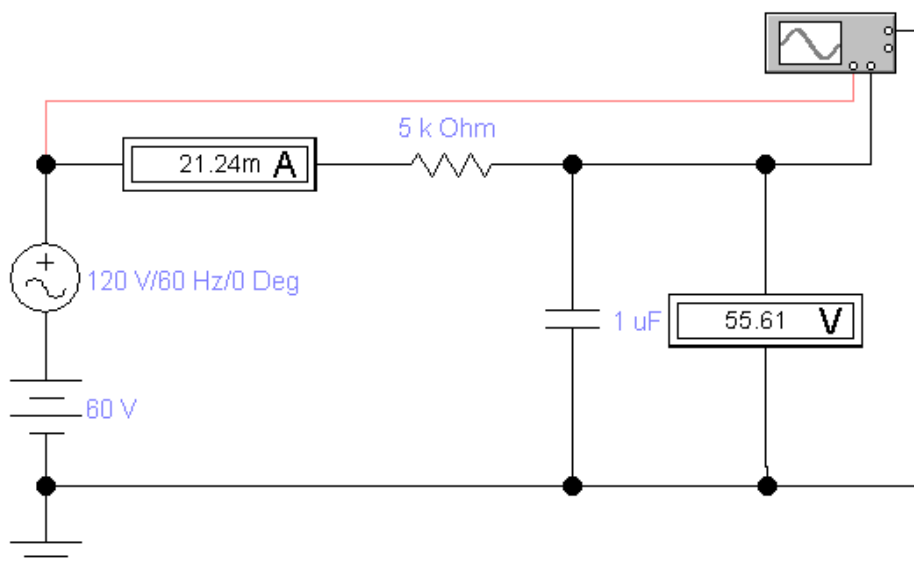
Analysis – раздел позволяет запускать, приостанавливать и завершать анализ схемы, а также устанавливать различные опции анализа;

Window – раздел предназначен для экранных настроек при работе с документами;

Help – раздел служит для доступа к справочной системе Electronics Workbench.

1.3 Создать новый документ в формате *.ewb, выполнив операцию из меню: **File/New**, и сохранить его на диске, выполнив операцию из меню: **File/Save as...** и указав имя файла и папку, в которой будет храниться схема.

1.4 Смоделировать электрическую цепь (рисунок 1) на рабочем поле Electronics Workbench. Для этого последовательно выбрать соответствующий раздел на панели инструментов и перенести требуемые элементы на рабочее поле, щёлкнув мышью на нужном элементе и, не отпуская кнопки, перенести его в нужное место схемы. Повернуть элементы схемы, если их расположение по умолчанию вас не устраивает.



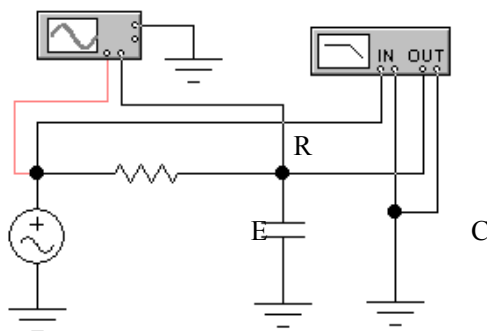


Рисунок 1

1.5 Соединить контакты элементов для получения необходимой вам схемы, щелкнув по одному из контактов первого элемента левой кнопкой мыши так, чтобы появилась чёрная точка контакта и, не отпуская клавишу, довести курсор до требуемого контакта второго элемента. При появлении точки контакта у вывода другого элемента отпустить кнопку мыши. Убедитесь, что проводник появился.

В случае необходимости можно добавить дополнительные узлы (разветвления). Для этого надо просто перетащить элемент



с панели на место проводника, где надо его разветвить. Соединители могут появляться и автоматически при наведении второго конца проводника на уже существующий проводник. При этом необходимо помнить, что каждый соединитель имеет лишь четыре точки подключения – справа, сверху, слева и снизу. Если подсоединить проводник к уже занятой точке соединителя и отпустить правую клавишу мыши, то существующий проводник пропадет.

Проводники можно выполнить линиями разного цвета, выполнив двойной щелчок на изображении проводника и выбрав нужный цвет из палитры. Если данным проводником к контрольной точке подключается вход виртуального осциллографа, то этим же цветом будет окрашена соответствующая осциллограмма на экране прибора.

Если необходимо удалить проводник, то следует указать вывод компонента, куда подключен этот проводник, так, чтобы этот вывод выделился, и, нажав левую клавишу мыши, перенести проводник от вывода, а затем отпустить клавишу. Кроме того, для того чтобы убрать проводник, элемент или прибор с рабочего поля необходимо выделить его и нажать на клавишу **Del** на клавиатуре.

При этом вместе с выбранным объектом пропадут и все линии связи, подключенные к этому объекту.

Линия связи может получиться неровной из-за неточного взаимного позиционирования элементов и приборов по горизонтали и вертикали. Для ее выравнивания можно выделить объект и переместить с помощью мыши методом перетаскивания или с помощью клавиш управления курсором.

1.6 Установить необходимые номиналы и свойства каждому элементу, дважды щелкнув мышью по нему. В результате появится окно свойств элемента (рисунок 2), в разделе **Value** которого необходимо установить требуемое значение параметра элемента, а в разделе **Label** можно задавать позиционные обозначения элемента.

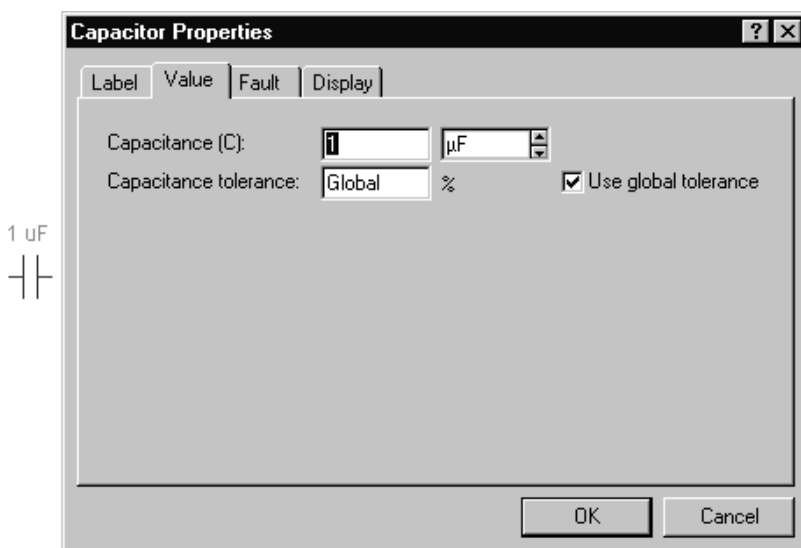


Рисунок 2

1.7 Подключить к схеме амперметр  и вольтметр , выбрав их с панели инструментов **Indicators** (количество амперметров и вольтметров на этой панели не ограничено). При необходимости их можно повернуть также как и другие элементы. По умолчанию они вставляются в схему в режиме измерения на постоянном токе. Для выбора требуемых настроек амперметра и вольтметра, необходимо дважды щелкнуть по нему мышью и в появившемся окне свойств установить требуемый режим измерения Mode (DC – постоянный ток и AC – переменный ток).

1.8 Добавить в схему осциллограф с панели приборов. Каждый из приборов имеется на панели в единственном экземпляре, поэтому при перетаскивании его на рабочее поле место на панели остается свободным. Подключить входные зажимы канала A и B

осциллографа к контрольным точкам схемы аналогично остальным соединениям в схеме. Назначить красный цвет одному из проводников, подключенных к его входу.

Клемму заземления (**GROUND**) осциллографа соединить с шиной нулевого потенциала, а входной зажим запуска развертки (**TRIGGER**) осциллографа не использовать.

1.9 Запустить процесс моделирования, путем нажатия на кнопку включения питания на панели инструментов. Через несколько секунд остановить процесс моделирования.

Если в схеме допущена серьезная ошибка (замыкание элемента питания накоротко, отсутствие нулевого потенциала в схеме), то будет выдано соответствующее предупреждение.

1.10 Развернуть изображение элемента осциллографа двойным нажатием клавиши мыши по нему. Посмотреть результаты моделирования на экране осциллографа (рисунок 3), предварительно выполнив его настройку.

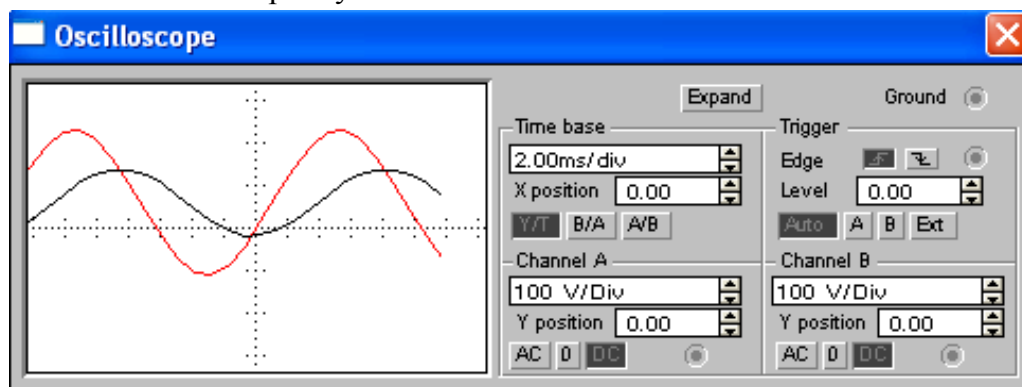


Рисунок 3

1.10.1 Щелчком левой клавиши мыши выбрать режим работы осциллографа **Y/T** при котором по оси X откладывается время, а по оси Y – напряжения сигналов A и B. В режимах работы **B/A** и **A/B** по оси X откладываются напряжения сигналов A и B соответственно, а по оси Y – напряжения сигналов B и A.

1.10.2 Подобрать подходящую развертку осциллографа (масштаб по оси X) с помощью счетчика  сбоку от поля текущего масштаба **Time base**. Скорость развертки можно изменять от 0,1 нс до 1 с на одно деление шкалы.

1.10.3 Подобрать подходящий масштаб по оси Y для каждого канала отдельно с помощью счетчика  сбоку от поля текущего масштаба, который может меняться от 10 мкВ/дел до 5 КВ/дел.

1.10.4 Ознакомиться с возможностью смещения начальной точки развертки по осям X и Y, учитывая то, что смещение по оси X определяется полосой прокрутки **X position** для обоих каналов одновременно. Если **X position** установлено 0.00, то развертка начинается от начала экрана осциллографа, положительное ненулевое значение X POS сдвигает начало развертки вправо, а отрицательное – влево. Смещение сигналов по оси Y задается органами **Y position** обоих каналов в пределах от -3 до 3 делений и используется для того, чтобы раздвинуть по вертикали изображения сигналов A и B. В режимах **B/A** и **A/B** шкала по оси X определяется установленным масштабом по каналу A и B соответственно.

1.10.5 Скопировать с помощью команды **Edit/Copy as Bitmap** изображение осциллографа в буфер обмена, а затем вставьте его в отчет о выполнении работы. Обратите внимание, что данная осциллограмма получена при подаче входных сигналов в каналы A и B через открытые для постоянной составляющей входы в режиме **DC** (Direct Current – постоянный ток). Т.е., на экране осциллографа показан сигнал с учетом его постоянной составляющей.

1.10.6 Получите и скопируйте в отчет осциллограммы при подаче входных сигналов в каналы A и B через закрытые для постоянной составляющей входы в режиме **AC** (Alternating Current – переменный ток). Данный режим эквивалентен подаче сигнала на вход канала через конденсатор большой емкости; Следует иметь в виду, что схемное подключение разделительного конденсатора между контрольной точкой и входом осциллографа является некорректным, так как конденсатор воспринимается программой как компонент с неподключенным выводом.

1.10.7 Установите один из каналов осциллографа в режиме работы **0** (нуль), при котором заземляется вход канала. Этот режим используется для коррекции положения луча на экране осциллографа в отсутствии входного сигнала. Скопируйте в отчет полученные осциллограммы.

1.10.8 Определите по положению ручек в блоке **Trigger** какой режим горизонтальной развертки по умолчанию установлен для осциллографа. В виртуальном осциллографе предусмотрено четыре режима горизонтальной развертки: **Auto** – автоматический запуск; **A**, **B** – запуск от входных сигналов A и B соответственно; **Ext** – запуск от внешнего сигнала, подаваемого на зажим **Trigger**. Кнопки **Edge** (фронт)  устанавливают запуск развертки соответственно по фронту и спаду запускающего сигнала. Полоса прокрутки **Level** (уровень) определяет пороговое напряжение, превышение которого приводит к запуску развертки.

1.10.9 Нажмите на кнопку **Expand** осциллографа. При этом появится его развернутое изображение с дополнительными инструментами (рисунок 4). С помощью ползунка выберите нужный участок осциллограммы.

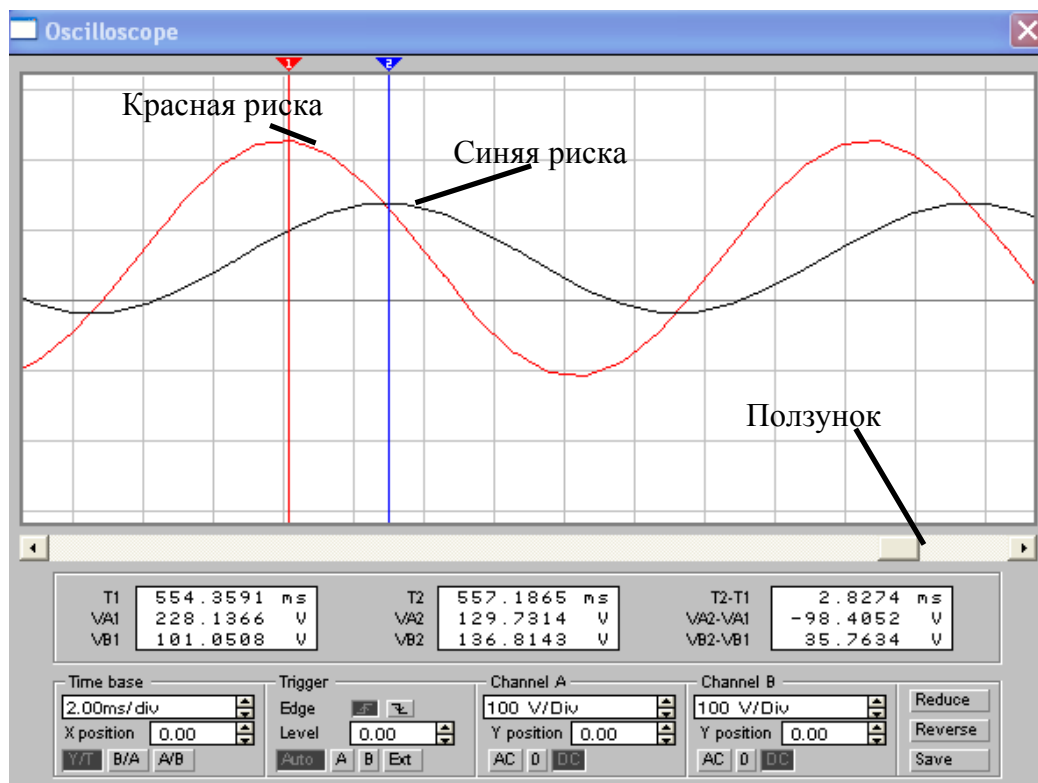


Рисунок 4

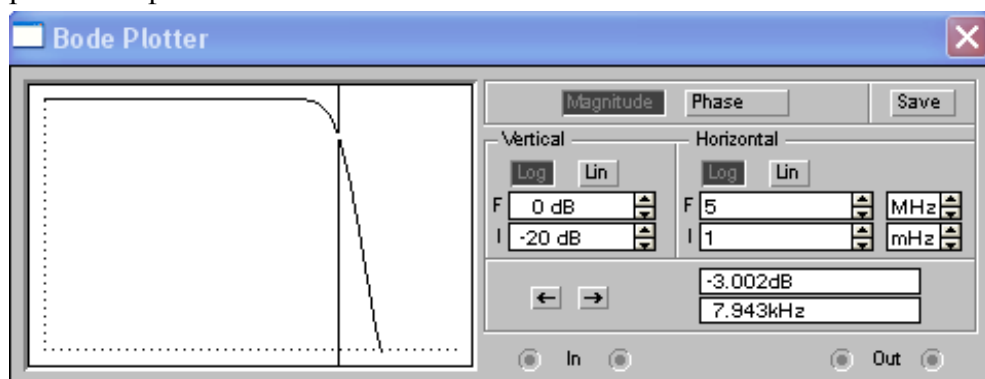
Перетащите с помощью левой клавиши мыши красную риску к точке, соответствующей амплитудному значению красной осциллограммы, а синюю риску – к точке, соответствующей амплитудному значению черной осциллограммы. Скопируйте в отчет изображение осциллографа и определите мгновенные значения его входных сигналов с помощью цифровых индикаторов.

1.10.10 Нажмите клавишу **Reduce** осциллографа и посмотрите как при этом изменится внешний вид осциллографа.

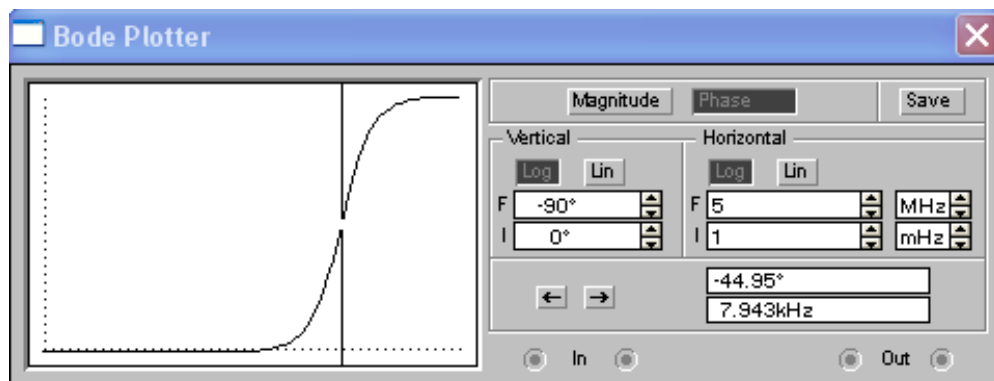
1.10.11 Развернуть изображение измерителя АЧХ и ФЧХ (Bode Plotter – построитель диаграмм Боде) двойным нажатием клавиши мыши по нему. Bode plotter генерирует гармоническое напряжение с линейно изменяющейся частотой на своем зажиме **IN** и измеряет отношение напряжений на подключенных к схеме зажимах **OUT** (Выход) и **IN** (Вход) режиме **Magnitude** (рисунок 5, а), или же разность их фаз в режиме **Phase** (рисунок 5,б). Частоты всех источников переменного тока в исследуемой схеме в

процессе расчета игнорируются, однако схема должна включать хотя бы один такой источник.

1.10.12 Выполнить настройку Bode Plotter, установив логарифмический масштаб по горизонтали (**Horizontal**) и вертикали (**Vertical**), а также требуемый диапазон исследуемых частот и параметры выходных величин. Шкалы осей задаются начальными (**I**) и конечными (**F**) значениями величин. По оси X всегда откладывается частота в Гц в десятичном или логарифмическом масштабах, а по оси Y откладывается безразмерная величина (LIN) или децибеллы (LOG) для отношения напряжений и градусы для разности фаз.



а



б

Рисунок 5

1.10.13 Для точного отсчета результата измерений можно использовать визирную линию, управляя её позицией с помощью кнопок с изображениями горизонтальных стрелок «←», «→» в нижней части лицевой панели Bode Plotter. Визирную линию можно также перемещать с помощью мыши, для чего визир (в виде крестика в левом нижнем углу экрана прибора) следует перетащить в нужную точку на графике АЧХ или ФЧХ. Отсчет измеряемой

величины появляется на цифровом табло в нижней правой части прибора.

Определить с помощью визирной линии Bode Plotter точные значения граничной частоты $f_{гр}$ для исследуемой схемы на уровне 3 дБ и фазового сдвига φ в градусах между входным и выходным напряжениями для полученного значения $f_{гр}$. Скопировать с помощью команды **Edit/Copy as Bitmap** соответствующие изображения Bode Plotter в буфер обмена, а затем вставить их в отчет о выполнении лабораторной работы.

1.11 Смоделировать электрическую цепь (рисунок 6) на рабочем поле Electronics Workbench. Двойным щелчком развернуть изображения функционального генератора, генератора двоичных слов Word Generation и логического анализатора Logic Analyzer.

1.11.1 Ознакомиться с возможностями *функционального генератора* (рисунок 7), который является источником напряжения специальной формы. Генератор способен вырабатывать напряжение синусоидальной, прямоугольной и треугольной формы. Форма сигнала задается клавишами верхнего ряда. Включить генератор в режиме генерации напряжения прямоугольной формы.

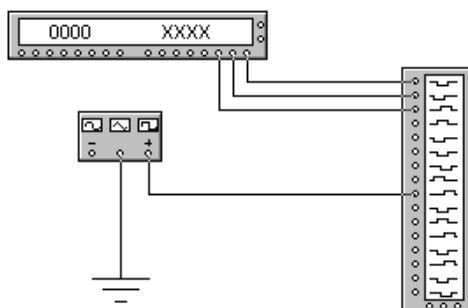


Рисунок 6

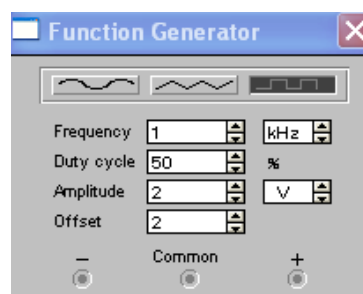


Рисунок 7

Частота сигналов **Frequency**, коэффициент заполнения **Duty cycle**, амплитуда **Amplitude** и смещение **Offset** базовой линии (постоянной составляющей напряжения) устанавливаются либо непосредственным вводом с клавиатуры в соответствующее окно либо с помощью соответствующей счетчика.

При этом частота выходных сигналов генератора может устанавливаться в пределах от 0,1 Гц (Hz) до 999 МГц.

Коэффициент заполнения задает для прямоугольного сигнала отношение в % длительности импульса с высоким рабочим уровнем к периоду, а для треугольного сигнала – отношение длительности положительного линейно нарастающего фронта к периоду. Коэффициент заполнения 50% соответствует симметричной форме

сигнала. Форма синусоидального сигнала не изменяется с изменением данного коэффициента.

Амплитуда задает максимальное значение выходного напряжения, отсчитываемое от базовой линии (смещения по постоянному току) в предположении, что выходной сигнал снимается между зажимов **COM** (Общий) и «+» (или **COM** и «-»). Если выходной сигнал снимается с зажимов «+» и «-», то амплитуда удваивается. Амплитуда задается в диапазоне от 1 μV до 999 KV.

Смещение задает величину постоянного смещения выходного сигнала в пределах от -999 KB до +999 KB.

Режим источника напряжения, реализуемый функциональным генератором, предполагает, что генерируемый сигнал свободен от искажений, шумов и пульсаций, свойственных реальным генераторам с реальной нагрузкой. Параметры генерируемого сигнала в режиме источника напряжения не зависят от величины подключенной нагрузки. Один из выходных зажимов генератора обычно подключается к земле.

Установите те же настройки для функционального генератора, как показано на рисунке 6.

1.11.2 Ознакомиться с возможностями *генератора двоичных слов (Word generator)* (рисунок 8), который предназначен для формирования последовательностей цифровых сигналов. Необходимая последовательность задается в виде списка 4-разрядных шестнадцатеричных слов.

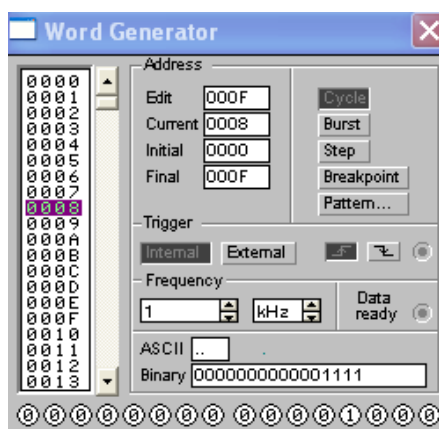


Рисунок 8

На левой стороне панели генератора последовательности отображен столбец строк 4-символьных шестнадцатеричных чисел, значения которых расположены в диапазоне от 0000 до 03FF (от 0 до 1023, в десятичном виде). Каждая строка представляет собой

двоичное 16-разрядное слово. Когда генератор слова активизирован, строки битов посылаются в параллельном виде на соответствующие клеммы внизу прибора.

Изменение значений бит в генераторе может осуществляться путем:

- изменения двоичного 16-разрядного числа в поле **Binary** (изменение числа в поле Binary сразу же меняет значение 16-ричного числа в левом столбце в строке, номер которой указан в поле **Edit**);
- изменения 4-разрядного шестнадцатеричного числа непосредственно в столбце задаваемой последовательности (используйте полосу прокрутки, клавиши управления курсором, PageUp, PageDown);
- ввода двух символов ASCII в поле, помеченное **ASCII** (ввод символов в поле ASCII сразу же меняет значение 16-ричного числа в левом столбце в строке, номер которой указан в поле **Edit**, код одного символа занимает 8 бит).

По мере вывода генератором очередного слова заданной последовательности, значение каждого бита появляется в кружках, представляющих клеммы вывода внизу прибора.

Клавиша **Pattern** (Шаблон), вызывает диалог создания, сохранения и многократного использования образцов последовательностей (рисунок 9). В этом окне можно установить следующие режимы:

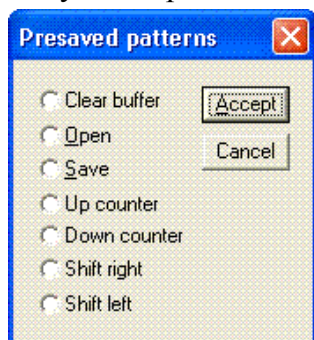


Рисунок 9

Clear buffer – очистка столбца последовательности; **Open** – ввод сохраненной последовательности из файла; **Save** – запись текущей последовательности в файл; **Up counter** – создание последовательности от 0000 счетом вверх (0000, 0001, 0002 и т.д.); **Down counter** – создание последовательности от 03FF счетом вниз (03FF, 03FE, 03FD и т.д.); **Shift right** – бегущая 1 вправо (8000, 4000, 2000, 1000, 0800, 0400 и т.д.); **Shift left** – бегущая 1 влево (1000, 2000, 4000, 8000, 0001, 0002 и т.д.).

Выберите радиокнопкой режим **Up counter** и нажмите клавишу **Accept** (Применить).

1.11.3 Генератор имеет три режима формирования последовательностей импульсов: пошаговый режим (**Step**),

построчный режим (**Burst**) и циклический режим (**Cycle**). При этом текущее слово появляется в поле **Current**.

Пошаговый режим работы (**Step**) необходим при отладке цифровых схем и позволяет выполнять заданные последовательности сигналов с остановкой после каждого такта.

Построчный режим работы (**Burst**) предназначен для формирования заданных цифровых последовательностей с остановкой после завершения строки последовательности, т.е. после завершения кодовой последовательности. Этот режим используется для однократного выполнения последовательности цифровых сигналов.

Циклический режим работы (**Cycle**) используется для непрерывного повторения последовательностей цифровых сигналов. Данный режим полезен при наблюдении динамики работы цифровых автоматов. (Остановка осуществляется повторным нажатием **Cycle** или нажатием клавиш **Ctrl + T**).

Выберите циклический режим работы генератора слов.

1.11.4 Использование контрольной точки позволяет приостановить или перезапустить поток слов в указанном месте. Чтобы вставить контрольную точку, выберите слово в окне прокрутки, там, где Вы хотите, чтобы вывод остановился, затем нажмите **Breakpoint**. Чтобы удалить контрольную точку, нажмите на существующую контрольную точку в окне прокрутки, затем нажмите **Breakpoint**. Может использоваться больше одной контрольной точки. Контрольные точки работают и в режиме **Burst**, и в режиме **Cycle**.

Выберите контрольную точку, соответствующую коду **0008**.

1.11.5 Каждое слово в окне прокрутки генератора имеет адрес, определяемый как 4-символьный шестнадцатеричный номер. Когда слово в поле изменяется, его адрес появляется в окне **Edit**. По мере вывода генератором слов в схему, адрес каждого слова появляется в поле **Current**.

Чтобы создать подмножество слов, которые нужно вывести, введите начальный и конечный адреса слов в полях **Initial** и **Final**.

Введите значение для финального адреса, равное **000F**.

1.11.6 В секции **Trigger** генератора клавиша **Internal** определяет режим синхронизации вывода слов последовательности от внутреннего тактового генератора, а клавиша **External** – режим синхронизации от внешнего сигнала, клемма для подключения которого находится в этой же секции.

Кнопки  устанавливают синхронизацию соответственно по фронту и спаду запускающего сигнала.

Установите режим внутренней синхронизации генератора.

1.11.7 На выходе **Data Ready** генератора появляется единичный сигнал после формирования им очередного слова.

1.11.8 Тактовая частота генератора слов может быть установлена в Гц, кГц или МГц. Каждое слово будет находиться на выходе генератора на протяжении одного периода тактового генератора.

Установите тактовую частоту генератора слов равной 1 кГц.

1.11.9 Ознакомьтесь с возможностями *логического анализатора* (рисунок 10), который используется для наглядного представления и измерения параметров сигнала. Он имеет 16 каналов, которые находятся слева на панели, и может развертывать во времени одновременно до 16 последовательностей прямоугольных логических сигналов.

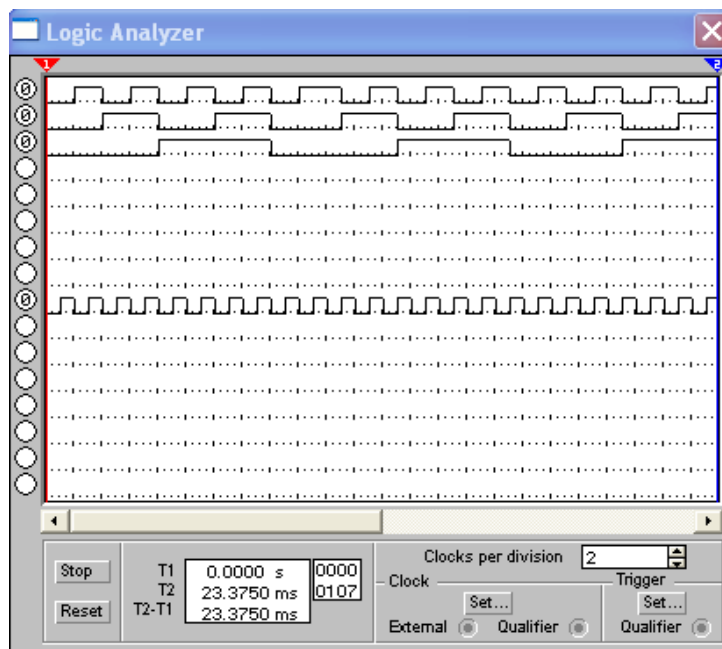


Рисунок 10

Левая половина открытого окна логического анализатора отображает состояние (высокое или низкое) входных сигналов по каждому входному каналу.

1.11.10 В секции **Clock** логического анализатора клавиша **Set** вызывает окно **Clock setup**, в котором можно выбрать тип синхронизации: от внутреннего тактового генератора (**Internal**) или от внешнего сигнала (**External**), клемма для подключения которого

находится в этой же секции. Кроме того в разделе **Clock edge** можно выбрать по какому фронту будет выполняться синхронизация: по переднему **Positiv** или по заднему **Negativ**. В разделе **Internal clock rate** задается частота внутреннего тактового генератора.

Установите режим внутренней синхронизации генератора по переднему фронту с частотой 2 кГц.

В секции **Trigger** логического анализатора клавиша **Set** вызывает окно **Trigger patterns**, в котором определяет начало запуска развертки от момента поступления на входы анализатора сигналов, соответствующих наложенной маске. Маска имеет 16 разрядов (по количеству входов) и может состоять из символов “1”, “0” и “х”. Символы “1” и “0” указывают на содержимое входа, необходимое для появления информации на экране. Символы “х” предназначены для маскирования входов анализатора, для которых все равно какая информация на входе “0” или “1”. Маска сигналов по умолчанию имеет значение **xxxxxxxxxxxxxxxx**.

Маска может быть задана для трех кодовых комбинаций **A**, **B** или **C**, между которыми дополнительно может быть задана одна из восьми логической функции из списка **Trigger combination**.

Установить для всех кодовых комбинаций **A**, **B**, **C** значения **X**. Выбрать в текстовом окне со списком **Trigger combination** логическую функцию **A**, а в текстовом окне со списком **Trigger qualifier** – значение **X**.

1.11.11 Запустить процесс моделирования, путем нажатия на кнопку включения питания на панели инструментов.

Скопируйте в отчет изображение логического анализатора.

2 Обработка экспериментальных данных

2.1 Составить отчет о выполнении лабораторной работы. Включить в отчет экспериментальные схемы.

2.2 Сравнить осциллограммы, полученные в п.п. 1.10.5-1.10.7, и сделайте выводы.

2.3 Определить мгновенные значения входных сигналов осциллографа, полученные при выполнении п. 1.10.9 по состоянию цифровых индикаторов осциллографа.

2.4 Проанализировать временные диаграммы, полученные в п. 1.11.11 с помощью логического анализатора и сделайте выводы.

Контрольные вопросы

1. Какие зоны можно выделить на монтажном столе и для чего они предназначены?

2. Какие опции содержат разделы горизонтального меню?

3. Каким образом осуществляется вставка элементов электрической цепи и как выполняются соединения между их выводами?

4. Как можно выполнить редактирование существующей схемы?

5. Как назначаются значения параметрам элементам электрической цепи?

6. Каким образом проводится запуск программы на анализ?

7. Как выполняются настройки амперметра и вольтметра, выбранных с панели инструментов **Indicators**?

8. Какие выводы имеются у виртуального осциллографа и как осуществляется настройка режимов его работы?

9. Какие выводы имеются у виртуального частотного характериографа и как осуществляется настройка режимов его работы?

10. Какие выводы имеются у виртуального функционального генератора и как осуществляется настройка режимов его работы?

11. Какие выводы имеются у виртуального генератора двоичных слов и как осуществляется настройка режимов его работы?

12. Какие выводы имеются у виртуального логического анализатора и как осуществляется настройка режимов его работы?

Лабораторная работа № 2

Исследование усилительных каскадов на биполярных транзисторах

Цель работы – Изучение работы усилительных каскадов на биполярных транзисторах, определение основных параметров и их расчет по постоянному току.

Рабочее задание

1 Домашнее задание

1.1 Для схемы усилительного каскада ОЭ (рисунок 1) и указанных параметров элементов предварительно рассчитать значение резистора R_1 при условии $U_k = 0,5E$. Рассчитать рабочий режим транзистора (I_k , $U_{кэ}$, $I_б$).

1.2 Рассчитать малосигнальные параметры схемы: коэффициент усиления K_U , входное сопротивление $R_{вх}$, выходное сопротивление $R_{вых}$.

1.3 Для схемы усилительного каскада ОК (рисунок 2) и указанных параметров элементов предварительно рассчитать значение резистора R_1 при условии $U_э = 0,5E$ и рабочий режим транзистора (I_k , $U_{кэ}$, $I_б$).

1.4 Рассчитать малосигнальные параметры схемы (K_U , $R_{вх}$, $R_{вых}$).

2 Экспериментальная часть

2.1 Создать модель транзистора в соответствии с вариантом задания таблицы 1. Для этого щелкнуть два раза клавишей указания мыши на изображении транзистора и выбрать в появившемся окне **NPN Transistor Properties** в разделе **Library** библиотеку **default**, а затем в разделе **Model** – тип транзистора **ideal**. Выбрать последовательно клавишей указания мыши кнопки **Copy** и **Paste**, записать латинскими буквами в появившемся окне тип транзистора в соответствии с вариантом задания и нажать кнопку **OK**. В результате в разделе **Model** добавится новый тип транзистора. Для корректировки его параметров нажать кнопку **Edit** и установить значения параметров **Forward current gain coefficient [BF]** (коэффициент усиления β), **Base ohmic resistance [RB]** (сопротивление базы $R_б$), **Emitter ohmic resistance [RE]** (сопротивление эмиттера $R_э$), **Collector ohmic resistance [RC]** (сопротивление коллектора $R_к$) в соответствии с таблицей 1. Значения других параметров оставить без изменения.

2.2. Для исследования схемы усилительного каскада ОЭ собрать схему в соответствии с рисунком 1.

Таблица 1

№ вариан- та	Обозначение транзистора	Тип транзистора	$\beta(BF)$	$R_{\delta}, \text{ Ом}$ (RB)	$R_{\eta}, \text{ Ом}$ (RE)	$R_{\kappa}, \text{ Ом}$ (RC)
1	VT1	КТ315Б	60	5	2	1
2	VT1	КТ3102Ж	100	3	1	0,6
3	VT1	КТ315Г	60	5	2	1
4	VT1	КТ3102А	100	3	1	0,6
5	VT1	КТ3102Д	200	3	1	0,6
6	VT1	КТ315Е	50	5	2	1
7	VT1	КТ3102А	100	3	1	0,6
8	VT1	КТ503Б	80	2,5	1,2	0,5
10	VT1	КТ503Г	80	2,5	1,2	0,5
11	VT1	КТ503Д	40	2,5	1,2	0,5
12	VT1	КТ503Е	40	2,5	1,2	0,5
13	VT1	КТ3102А	100	3	1	0,6
14	VT1	КТ3102Б	200	3	1	0,6
15	VT1	КТ3102В	200	3	1	0,6
16	VT1	КТ503Б	80	2,5	1,2	0,5
17	VT1	КТ3102А	100	3	1	0,6
18	VT1	КТ3102В	200	3	1	0,6
19	VT1	КТ503Г	80	2,5	1,2	0,5
20	VT1	КТ315А	30	5	2	1
21	VT1	КТ3102А	100	3	1	0,6
22	VT1	КТ503Е	40	2,5	1,2	0,5
23	VT1	КТ315Б	60	5	2	1
24	VT1	КТ3102Б	200	3	1	0,6

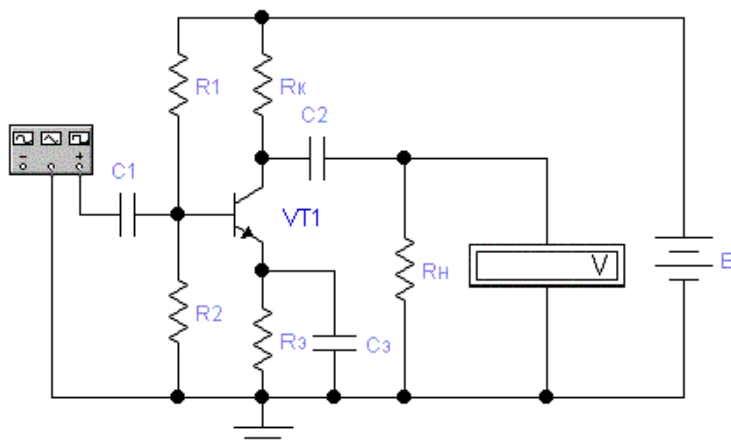


Рисунок 1

2.3. Установить значения сопротивлений резисторов, емкости конденсаторов и напряжение источника питания для схемы рисунка 1 в соответствии с таблицей 2.

Таблица 2

№ вариан та	E, В	R2, кОм	R3, Ом	Rк, кОм	Rн, кОм	C1, мкФ	C3, мкФ
1	9	1,6	180	3,3	3	33	33
2	10	2,2	180	3,6	3	33	33
3	12	2,7	200	3,9	3	22	22
4	15	3,0	150	4,3	3	22	33
5	9	1,8	200	3,6	3	33	22
6	10	2,0	180	3,9	3	33	33
7	12	2,2	270	4,3	3	33	22
8	15	2,4	180	4,7	3	22	33
9	9	2,2	240	3,3	3	33	22
10	10	2,4	180	3,6	3	22	33
11	12	3,0	270	3,9	3	22	22
12	15	2,7	300	4,3	3	22	22
13	9	2,0	220	3,6	3	33	22
14	10	3,0	200	3,9	3	22	22
15	12	2,7	300	4,3	3	22	33
16	15	3,0	330	4,7	3	22	22
17	9	2,2	180	3,9	3	33	33
18	10	2,4	240	4,3	3	22	22
19	12	3,0	300	4,7	3	22	33
20	15	3,6	360	5,1	3	22	33
21	9	2,2	220	3,3	3	33	22
22	10	2,4	200	3,6	3	22	33

23	12	2,7	300	3,9	3	22	22
24	15	3,0	330	4,3	3	22	22

2.4 Для определения коэффициента усиления каскада ОЭ на вход каскада подать с функционального генератора синусоидальное напряжение $U_{\text{вх}} = 0,1 \text{ В}$ частотой $f = 1 \text{ кГц}$. Измерить выходное напряжение $U_{\text{вых}}$ на нагрузочном резисторе $R_{\text{н}}$.

2.5 Определить изменение тока коллектора транзистора от вариации коэффициента усиления в диапазоне $(\beta \pm 30\%)$ при $U_{\text{вх}} = 0 \text{ В}$. Результаты занести в таблицу 3.

Таблица 3

β	$0,7\beta$	$0,8\beta$	$0,9\beta$	β	$1,1\beta$	$1,2\beta$	$1,3\beta$
$I_{\text{к}}, \text{ А}$							

2.6 Исследовать зависимость изменения тока коллектора транзистора от изменения температуры от -20 до $+60^\circ\text{С}$ при $U_{\text{вх}} = 0 \text{ В}$. Для установки температуры открыть пункт меню **Analysis/ Analysis Options/Global** и установить требуемое значение рабочей температуры (параметр **Simulation Temperature (TEMP)**). Результаты занести в таблицу 4.

Таблица 4

$T, ^\circ\text{С}$	-20	-10	0	10	20	30	40	50	60
$I_{\text{к}}, \text{ А}$									

2.7 Для исследования усилительного каскада ОК собрать схему в соответствии с рисунком 2.

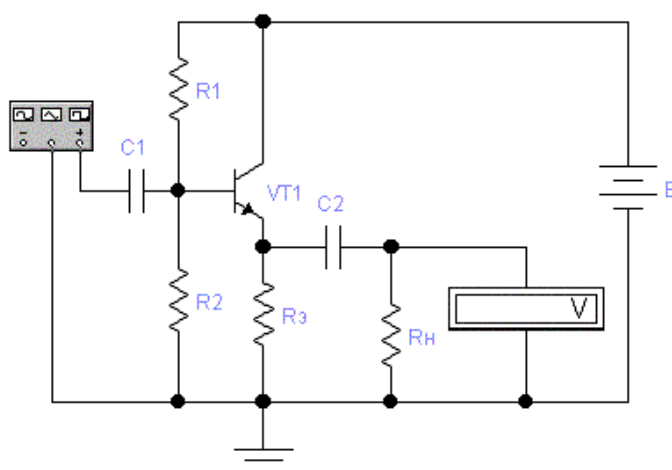


Рисунок 2

2.8 Установить значения сопротивлений резисторов, емкости конденсаторов и напряжение источника питания для схемы рисунка 2 в соответствии с таблицей 5.

2.9 Для определения коэффициента усиления каскада ОК на вход каскада подать с функционального генератора синусоидальное напряжение $U_{вх} = 1В$ частотой $f = 1$ кГц. Измерить выходное напряжение $U_{вых}$ на нагрузочном резисторе R_n .

Таблица 5

№ вариант а	Е, В	R2, кОм	R _э , кОм	R _н , кОм	C1, мкФ	C2, мкФ
1	9	1,6	0,82	3	33	33
2	10	2,2	0,91	3	33	33
3	12	2,7	0,68	3	22	22
4	15	3,0	1,0	3	22	33
5	9	1.8	0,82	3	33	22
6	10	2,0	0,91	3	33	33
7	12	2,2	0,68	3	33	22
8	15	2,4	1,0	3	22	33
9	9	2,2	0,82	3	33	22
10	10	2,4	0,91	3	22	33
11	12	3,0	0,68	3	22	22
12	15	2,7	1,0	3	22	22
13	9	2,0	0,82	3	33	22
14	10	3,0	0,91	3	22	22
15	12	2,7	0,68	3	22	33
16	15	3,0	1,0	3	22	22
17	9	2,2	0,82	3	33	33
18	10	2,4	0,91	3	22	22
19	12	3,0	0,68	3	22	33
20	15	3,6	1,0	3	22	33
21	9	2,2	0,82	3	33	33
22	10	2,4	0,91	3	22	22
23	12	3,0	0,68	3	22	33
24	15	2,7	1,0	3	22	33

2.10 Определить изменение тока коллектора транзистора от вариации коэффициента усиления в диапазоне ($\beta \pm 30\%$). Результаты занести в таблицу 6.

Таблица 6

β	$0,7\beta$	$0,8\beta$	$0,9\beta$	β	$1,1\beta$	$1,2\beta$	$1,3\beta$
I_k, A							

2.11 Исследовать зависимость изменения тока коллектора транзистора от изменения температуры от -20 до $+60^{\circ}C$ при $U_{BX} = 0B$. Результаты занести в таблицу 7.

Таблица 7

$T, ^{\circ}C$	-20	-10	0	10	20	30	40	50	60
I_k, A									

3 Обработка экспериментальных данных

3.1 Рассчитать коэффициент усиления каскада ОЭ по формуле:

$$K_{UOЭ} = U_{ВЫХ} / U_{ВХ}.$$

3.2 Рассчитать коэффициент усиления каскада ОК по формуле:

$$K_{UOK} = U_{ВЫХ} / U_{ВХ}$$

3.3 Построить графики зависимости $I_k = f(\beta)$ и $I_k = f(T)$ для каскада ОЭ в соответствии с таблицей 3 и таблицей 4.

3.4 Построить графики зависимости $I_k = f(\beta)$ и $I_k = f(T)$ для каскада ОК в соответствии с таблицей 6 и таблицей 7.

3.5 Оформить отчет, куда включить все исследуемые схемы, результаты расчета схем, таблицы с результатами экспериментов и графики.

3.6 Проанализировать полученные результаты и сделать выводы.

Методические указания

Важнейшими характеристиками усилителя являются: коэффициент усиления, полоса пропускания (диапазон рабочих частот усилителя), входное и выходное сопротивления, выходная мощность, коэффициент нелинейных искажений.

Коэффициент усиления – отношение установившихся значений входного и выходного сигналов усилителя. В зависимости от типа усиливаемой величины различают коэффициенты усиления:

- по напряжению $K_U = \Delta U_{ВЫХ} / \Delta U_{ВХ}$;

- по току $K_I = \Delta I_{ВЫХ} / \Delta I_{ВХ}$;

- по мощности $K_p = \Delta P_{\text{вых}} / \Delta P_{\text{вх}}$

где $U_{\text{вых}}$, $U_{\text{вх}}$, $I_{\text{вых}}$, $I_{\text{вх}}$ – действующие значения напряжений и токов.

При каскадном соединении нескольких усилительных устройств произведение их коэффициентов усиления определяет общий коэффициент усиления системы:

$$K_{\text{общ}} = K_1 \cdot K_2 \cdot \dots \cdot K_n.$$

Полоса пропускания усилителя – диапазон рабочих частот, в пределах которого коэффициент усиления не снижается ниже $0,707 \cdot K_{\text{max}}$. Зависимость коэффициента усиления от частоты усиливаемого сигнала называется амплитудно-частотной характеристикой (АЧХ) усилителя.

Входное и выходное сопротивления – важнейшие параметры усилительных устройств. Их значения должны учитываться при согласовании усилительного устройства как с источником входного сигнала, так и с нагрузкой.

Выходная мощность усилителя – мощность, которая может быть выделена на сопротивлении нагрузки.

Искажения сигналов в усилителе бывают двух типов – статические (нелинейные), обусловленные нелинейностью статических ВАХ применяемых полупроводниковых приборов, и динамические (амплитудные и фазовые), связанные с частотной зависимостью амплитуды и фазы усиливаемого сигнала.

Для количественной оценки нелинейных искажений служит коэффициент нелинейных искажений (коэффициент гармоник) K_n .

Рабочий режим схемы на биполярных транзисторах можно определить из следующей системы уравнений (для схемы ОК сопротивление резистора $R_k=0$):

$$\begin{aligned} U_{\text{пит}} &= I_k \cdot R_k + U_{kэ} + I_3 R_3, \\ E_6 &= I_6 R_6 + U_{6э} + I_3 R_3. \end{aligned}$$

Здесь E_6 и R_6 – эквивалентный источник питания и эквивалентное сопротивление в цепи базы, которые соответственно равны:

$$\begin{aligned} E_6 &= U_{\text{пит}} R_2 / (R_1 + R_2); \\ R_6 &= R_1 R_2 / (R_1 + R_2). \end{aligned}$$

В систему уравнений необходимо включить уравнения, описывающие работу транзистора в активном режиме:

$$I_3 = I_K + I_6 ,$$

$$I_K = \beta I_6 ,$$

$$U_{63} \approx 0,7 \text{ В}.$$

Последнее равенство учитывает, что в активном режиме напряжение на базе существенно не меняется (входная вольтамперная характеристика круто поднимается вверх).

К основным параметрам усилительных каскадов относятся:

$K_U = (U_{\text{вых}} / U_{\text{вх}})$ - коэффициент усиления напряжения;

$R_{\text{вх}} = (U_{\text{вх}} / I_{\text{вх}})$ - входное сопротивление каскада;

$R_{\text{вых}} = (\Delta U_{\text{вых}} / \Delta I_{\text{вых}})$ - выходное сопротивление каскада.

Для усилительного каскада ОЭ (рисунок 1) эти параметры можно рассчитать или через h-параметры малосигнальной схемы замещения, или через известные рабочие токи транзистора:

$$K_U = -(I_K / \varphi_T) \cdot R_K \cdot \xi_{\text{вых}} ,$$

$$R_{\text{вх}} = [\beta \cdot (\varphi_T / I_K)] \parallel R_6 ,$$

$$R_{\text{вых}} = R_K .$$

В этих уравнениях φ_T - тепловой потенциал, который для нормальной температуры приблизительно равен 25 мВ; $\xi_{\text{вых}}$ - коэффициент деления выходного напряжения:

$$\xi_{\text{вых}} = R_H / (R_K + R_H) .$$

Для схемы ОК (рисунок 2) основные параметры рассчитываются через малосигнальную схему замещения каскада:

$$K_U = \beta \cdot R_3 / (1 + \beta \cdot R_3) ,$$

$$R_{\text{вх}} = \{[(\varphi_T / I_K) + R_3] \cdot \beta\} \parallel R_6 ,$$

$$R_{\text{вых}} = R_3 \parallel (\varphi_T / I_K) .$$

Приведенные выше уравнения удобны для расчета основных параметров схемы тем, что кроме коэффициента усиления транзистора β никаких других справочных данных не нужно. Малосигнальные параметры транзистора определяются через его рабочий ток I_K .

Контрольные вопросы

1. Что такое усилитель. Область применения транзисторных усилителей.
2. Нарисовать принципиальную схему усилителя и объяснить назначение элементов.
3. Назовите важнейшие характеристики усилителя.
4. Какие элементы схемы влияют на коэффициент передачи в области средних частот.
5. Как элементы создают искажения в области низких частот? Как их уменьшить?
6. Какие элементы создают искажения в области высоких частот? Как их уменьшить?
7. Как влияет схема включения транзистора на показатели усилителя?
8. Как зависят коэффициент усиления и коэффициент нелинейных искажений от числа каскадов в многокаскадном усилителе?

Лабораторная работа №3

Исследование параметров операционных усилителей

Цель работы – экспериментальное исследование параметров операционных усилителей (ОУ): напряжения смещения, АЧХ, ФЧХ и скорости нарастания выходного напряжения.

Рабочее задание

1 Домашнее задание

Изучить основные параметры и схемы включения ОУ.

2 Экспериментальная часть

2.1 Создать модель ОУ в среде Electronics Workbench в соответствии с вариантом задания таблицы 1. Для этого щелкнуть два раза клавишей указания мыши на изображении ОУ и выбрать в появившемся окне **3-Terminal Opamp Properties** в разделе **Library** библиотеку **default**, а затем в разделе **Model** – тип ОУ **ideal**. Выбрать последовательно клавишей указания мыши кнопки **Copy** и **Paste**, записать латинскими буквами в появившемся окне тип ОУ в соответствии с вариантом задания и нажать кнопку **OK**. В результате в разделе **Model** добавится новый тип ОУ. Для корректировки его параметров нажать кнопку **Edit** и установить значения параметров **Input offset voltage [VOS]** (напряжение смещения $U_{см}$), **Input resistance [RI]** (входное сопротивление $R_{вх}$), **Open-loop gain [A]** (коэффициент усиления K_y), **Slew rate [SR]** (скорость нарастания выходного напряжения $V_{увых}$), **Unity-gain bandwidth [FU]** (частота единичного усиления f_1) и **Output resistance [RO]** (выходное сопротивление $R_{вых}$) в соответствии с таблицей 1. Значения других параметров оставить без изменения.

Таблица 1 Таблица 1 – продолжение

№ варианта	Тип ОУ	$U_{см}$, мВ (VOS)	$R_{вх}$, МОм (RI)	K_y (A)	$V_{увых}$, В/мкс (SR)	f_1 , МГц (FU)	$R_{вых}$, Ом (RO)
1	2	3	4	5	6	7	8
1	K140УД6А	5	3	70000	2,5	1	150
2	K140УД7	9	0,3	50000	0,3	0,8	150
3	K140УД8А	20	1000	50000	5	1	200
4	K140УД9	5	0,3	35000	0.5	1	200
5	K140УД10	5	1	50000	50	15	200
6	K140УД11	10	0,2	25000	20	5	200
7	K140УД12	6	50	50000	2	1	1000
8	K140УД14А	2	30	50000	0,05	0,3	300
9	K140УД17А	0,025	100	300000	0,1	0,4	200

Таблица 1 (продолжение)

1	2	3	4	5	6	7	8
10	K140УД20А	6	0,4	50000	0,3	0,8	150
11	K153УД1	7,5	0,5	50000	0,2	1	150
12	K153УД2	5	0,3	50000	0,5	1	300
13	K153УД3	2	0,1	25000	1	1	200
14	K153УД4	5	0,1	5000	0,12	0,3	200
15	K153УД5А	2,5	1	1000000	0,1	0,2	100
16	K154УД1	5	1	200000	10	1	300
17	K154УД2	2	5	100000	10	1	300
18	K157УД1	5	0,3	50000	0,5	0,5	20
19	K544УД1А	20	150000	50000	2	5	200
20	K544УД2А	20	300000	20000	20	15	200
21	K140УД20А	6	0,4	50000	0,3	0,8	150
22	K153УД2	5	0,3	50000	0,5	1	300
23	K154УД1	5	1	200000	10	1	300
24	K157УД1	5	0,3	50000	0,5	0,5	20

2.2 Собрать схему для исследования влияния напряжения смещения на выходное напряжение ОУ в прямом включении в соответствии с рисунком 1. Вольтметр включить в режиме измерения постоянного напряжения (**DC**).

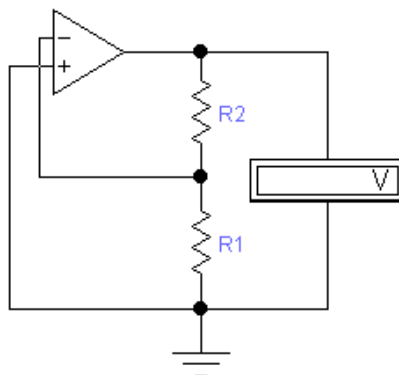


Рисунок 1

2.3 Измерить выходное напряжение ($U_{\text{вых}}$) ОУ и занести в таблицу для следующих значений R_1 и R_2 , приведенных в таблице 2.

Таблица 2

R_1 , кОм	R_2 , кОм	$U_{\text{вых}}$, В	$U_{\text{см}}$, мВ
1	10		
1	100		

2.4 Собрать схему для исследования АЧХ и ФЧХ ОУ, включенного по схеме повторителя напряжения, в соответствии с рисунком 2.

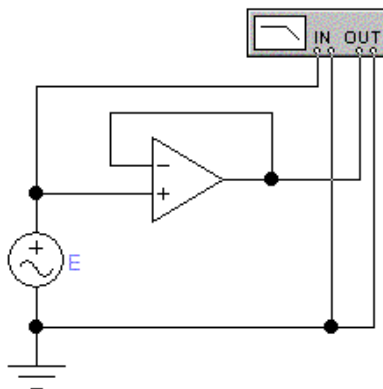


Рисунок 2

2.5 Установить напряжение источника ЭДС $E = 1$ В и частоту $f = 1$ МГц.

2.6 Установить **Node Plotter** в режим **Magnitude**. По вертикальной и горизонтальной осям выбрать логарифмический масштаб (**Log**).

2.7 Получить АЧХ ОУ на экране **Node Plotter**.

2.8 Установить **Node Plotter** в режим **Phase**. По вертикальной и горизонтальной осям выбрать логарифмический масштаб (**Log**).

2.9 Получить ФЧХ ОУ на экране **Node Plotter**.

2.10 Собрать схему инвертирующего усилителя на ОУ в соответствии с рисунком 3 и исследовать влияние сопротивления нагрузки R_3 на величину выходного напряжения ОУ.

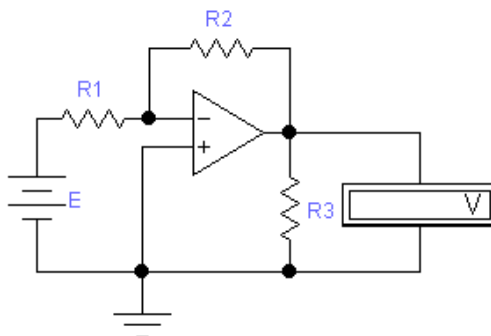


Рисунок 3

2.11 Последовательно устанавливая различные значения резисторов из таблицы 3, измерить выходное напряжение ОУ $U_{\text{вых}}$ и занести полученные значения в таблицу 3.

Таблица 3

R3, кОм	0,1	0,2	0,5	1	2	3	4	5
$U_{\text{вых}}$, В								

2.12 Собрать схему инвертирующего усилителя в соответствии с рисунком 4 для исследования переходных параметров ОУ.

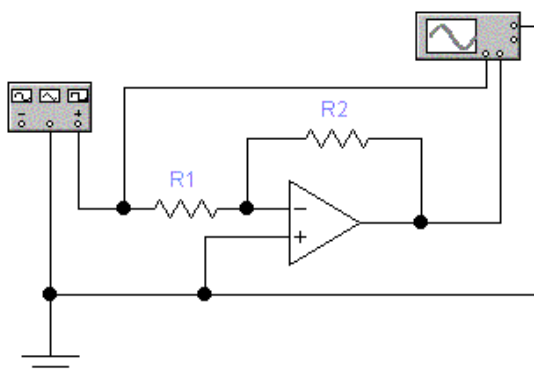


Рисунок 4

2.13 Последовательно устанавливая значение резистора R2, выходное напряжение $U_{ГИ}$ и частоту $f_{ГИ}$ генератора импульсов в соответствии с таблицей 4, зарисовать соответствующие осциллограммы и определить время установления ОУ $t_{уст}$ с точностью 5%.

Результаты занести в таблицу 4.

Таблица 4

R1, кОм	R2, кОм	$U_{ГИ}$, В	$f_{ГИ}$, кГц	$t_{уст}$, мкс	$V_{U_{ВЫХ}}$, В/мкс
10	100	0,5	10		
10	10	5,0	10		

3 Обработка экспериментальных данных

3.1 Вычислить и занести в таблицу 2 значения напряжения смещения ОУ $U_{см}$ по формуле:

$$U_{см} = U_{ВЫХ} / K,$$

где $K=1+(R2/R1)$.

Сравнить полученные значения с соответствующими значениями из таблицы 1 и сделать выводы.

3.2 Определить по полученной АЧХ (п.2.6) граничную частоту $f_{гр}$ для исследуемого ОУ.

- 3.3 Построить график зависимости $U_{\text{вых}}(R_n)$ по значениям табл.3.
- 3.4 Определить скорость нарастания выходного напряжения $V_{U_{\text{вых}}}$ по осциллограммам, полученным в п. 2.13.
- 3.5 Оформить отчет, включив в него все исследуемые схемы, графики и таблицы с результатами экспериментов и расчетов, и сделать выводы.

Методические указания

Операционным усилителем (ОУ) - называют усилитель постоянного тока, имеющий дифференциальный вход и общий выход, предназначенный для выполнения различных операций над аналоговыми и импульсными сигналами в схемах с обратными связями.

Согласно ГОСТ 2.759-82 (СТ СЭВ 3336-81) обозначения элементов аналоговой техники, к числу которых относится и ОУ, выполняют на основе прямоугольника (рисунок 5). Он может содержать основное и одно или два дополнительных поля, расположенных по обе стороны от основного. На схемах усилитель обозначается треугольником на основном поле.

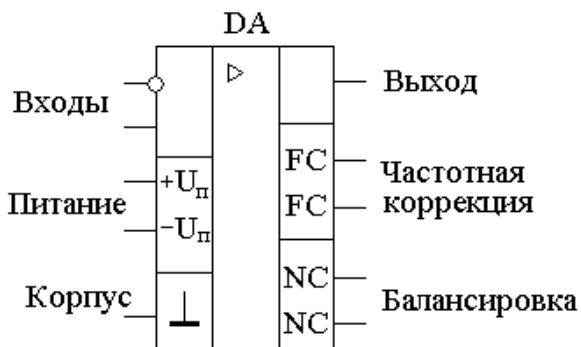


Рисунок 5

Выводы ОУ делятся на входные, выходные и выводы, не несущие функциональной нагрузки, к которым подключаются цепи напряжения питания и элементы, обеспечивающие нормальную работу ОУ. Входы показывают слева, выход – справа).

Большинство ОУ имеют один несимметричный выход и два входа, симметричных по отношению к общему проводу. Прямые входы и выходы обозначают линиями, присоединенными к контуру графического изображения ОУ без каких - либо знаков, а с кружками в месте присоединения - инверсные входы и выходы. Прямой вход еще называют неинвертирующим, так как фаза выходного сигнала совпадает с фазой сигнала, поданного на его вход. Другой вход называют инвертирующим, так как фаза выходного сигнала сдвинута на 180° относительно входного сигнала (на средних частотах и при чисто активной нагрузке). Поэтому входы оказывают на выходное напряжение равное в количественном отношении, но противоположное по знаку, влияние. Если к входам приложены синфазные, действующие одновременно, одинаковые по величине и фазе относительно общего провода сигналы, то их влияние будет взаимно скомпенсировано, и выход будет иметь нулевой потенциал. Благодаря этому параметру, ОУ мало чувствительны к изменениям напряжения питания, температуры и других внешних факторов. Напряжение на выходе ОУ должно быть лишь в том случае, когда на его входах действуют различные по уровню и фазе сигналы. Выходное напряжение пропорционально разности уровней входных сигналов, называемой дифференциальным сигналом. Выходное напряжение ОУ измеряется относительно общего провода.

Чтобы обеспечить возможность работы ОУ как с положительными, так и отрицательными входными сигналами, требуется двухполярное питающее напряжение. При двухполярном питании постоянное напряжение на несимметричном выходе отсутствует при условии, что постоянных напряжений на входе ОУ нет.

Наличие рассмотренных выводов необходимо для функционирования ОУ. К вспомогательным относятся: выводы с метками FC - для подсоединения цепи, корректирующей АЧХ ОУ, выводы NC - для подключения элементов балансировки по постоянному току (установки нуля на выходе ОУ), а также вывод металлического корпуса ($\perp$) для соединения с общим проводом.

ОУ специально созданы для использования в схемах с глубокой отрицательной обратной связью (ООС) так, чтобы параметры устройств определялись преимущественно параметрами

цепи ООС. Такой ОУ по своим характеристикам должен приближаться к идеальному. С идеальным ОУ обычно связывают следующие свойства: бесконечно большой коэффициент усиления в бесконечно большой полосе пропускания, бесконечное входное и нулевое выходное сопротивление. Кроме того, усилитель не должен иметь статических ошибок, изменяющихся от температуры и времени.

Как и все электронные приборы, операционные усилители характеризуются своими параметрами - основными показателями, по которым выбирают тот или иной прибор для применения в реальной схеме.

Параметры ОУ можно разделить на следующие группы.

Входные параметры, определяемые свойствами входного дифференциального каскада:

- напряжение смещения нуля $U_{см}$, значение которого определяется неидентичностью напряжений $U_{бэ0}$ транзисторов входного дифференциального каскада, и его температурный дрейф $\Delta U_{см}/\Delta T$;

- входной ток инвертирующего $I_{вх}^-$ и неинвертирующего входа $I_{вх}^+$, а также средний $I_{вх.ср}$ и разностный $I_{вх.разн}$ входной ток (ток баз транзисторов в режиме покоя входного дифференциального каскада) и температурный дрейф разностного входного тока $\Delta I_{вх.разн}/\Delta T$;

- максимальное входное дифференциальное $U_{вх-диф. макс}$ и синфазное

$U_{вх-сф. макс}$ напряжения;

- входное дифференциальное сопротивление $R_{вх.оу}$, т. е. сопротивление между входами ОУ для малого дифференциального входного сигнала, при котором сохраняется линейность выходного напряжения;

- входное синфазное сопротивление $R_{вх.сф}$, т. е. сопротивление, равное отношению напряжения, поданного на оба входа ОУ, к току входов.

Передаточные параметры:

- коэффициент усиления по напряжению $K_{оу}$ определяемый отношением изменения выходного напряжения к вызвавшему это изменение дифференциальному входному сигналу $K_{оу} = U_{вых}/U_{вх.диф}$;

- коэффициент ослабления синфазного сигнала $K_{осс}$ определяемый отношением коэффициента усиления дифференциального сигнала в схеме на ОУ к коэффициенту усиления синфазного сигнала $K_{осс} = K_{оу}/K_{оу.сф}$. Он характеризует способность ослаблять сигналы, приложенные к

обоим входам одновременно;

- граничная частота $f_{гр}$ – частота на которой коэффициент усиления уменьшается в $\frac{1}{\sqrt{2}}$ раз по отношению к максимальному значению коэффициенту усиления. Эта частота соответствует уменьшению коэффициента усиления на –3дБ при задании коэффициента усиления в логарифмическом масштабе.

- частота единичного усиления f_1 т. е. частота, при которой $K_{oy}=1$. Граничная частота $f_{гр}$, частота единичного усиления f_1 и коэффициент усиления по напряжению K_{oy} для ОУ с внутренней коррекцией связаны соотношением $f_1 = f_{гр} K_{oy}$.

- запас устойчивости по фазе на частоте единичного усиления $\varphi_{зап}$, характеризует устойчивость ОУ. $\varphi_{зап} = 180^\circ - |\varphi_1|$, где φ_1 – фазовый сдвиг на частоте f_1 . Положительный запас устойчивости по фазе является показателем устойчивости ОУ. Для получения максимально быстрого отклика на импульсный входной сигнал и одновременно исключения звона или неустойчивости желательно иметь запас устойчивости по фазе порядка 45° .

Выходные параметры, определяемые свойствами выходного каскада ОУ:

- выходное сопротивление $R_{вых}$;
- максимальный выходной ток $I_{вых.мах}$, измеряемый при максимальном выходном напряжении, или минимальное сопротивление нагрузки $R_{н.мин}$;
- максимальное выходное напряжение в диапазоне линейного усиления. Для большинства типов ОУ величина $U_{вых.мах} = (E_{п} - 2)$ В, что составляет приблизительно 12-13 В.

Переходные параметры:

- скорость нарастания выходного напряжения $V_{U.вых}$ — максимальная скорость изменения во времени напряжения на выходе ОУ (В/мкс) при подаче на вход большого сигнала;

- время установления выходного напряжения $t_{уст}$ время за

которое выходное напряжение достигает своего стационарного

значения с заданной точностью.

Контрольные вопросы

1. Какова область применения ОУ?
2. Понятие об идеальном ОУ и классификация ОУ.
3. При каких условиях реальный ОУ можно считать идеальным?
4. Привести входные параметры ОУ.
5. Привести передаточные параметры ОУ.
6. Привести выходные параметры ОУ.
7. Привести переходные параметры ОУ.
8. Что показывает амплитудно-частотная характеристика ОУ?
9. В чем заключаются основные достоинства ОУ, благодаря которым они широко применяются?

Лабораторная работа №4

Исследование линейных звеньев на операционных усилителях

Цель работы – экспериментальное исследование основных линейных звеньев на операционных усилителях.

Рабочее задание

1 Домашнее задание

1.1 Рассчитать коэффициент усиления напряжения инвертирующего усилителя, используя значения номиналов резисторов, которые установлены в цепи ООС (R_2) и на инвертирующем входе (R_1):

$$K_{\text{инв}(1)} = -R_2/R_1.$$

1.2 Рассчитать коэффициент усиления напряжения неинвертирующего усилителя, используя значения номиналов резисторов, которые установлены в цепи ООС (R_2) и на инвертирующем входе (R_1):

$$K_{\text{инв}(1)} = 1+(R_2/R_1).$$

1.3 Рассчитать коэффициент усиления инвертирующего сумматора напряжений, используя значения входных и выходного напряжений и значения номиналов резисторов из таблицы 5 по формуле:

$$U_{\text{вых}} = -\left(E_1 \frac{R_4}{R_1} + E_2 \frac{R_4}{R_2} + E_3 \frac{R_4}{R_3} \right)$$

2 Экспериментальная часть

2.1 Создать модель ОУ в среде Electronics Workbench в соответствии с вариантом задания таблицы 1 (Лабораторная работа № 3).

2.2 Собрать схему для исследования инвертирующего усилителя напряжения на ОУ в соответствии с рисунком 1.

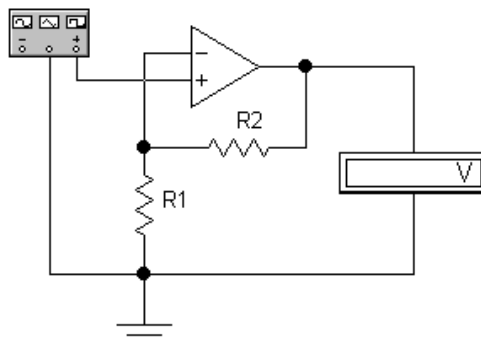


Рисунок 1

2.2 Установить сопротивления резисторов: $R1=10\text{кОм}$, $R2=100\text{кОм}$.

Подать на вход инвертирующего усилителя напряжения синусоидальное

напряжение $U_{\text{вх}} = 0,2 \text{ В}$ и частотой $f = 1000 \text{ Гц}$.

2.3 Измерить напряжение $U_{\text{вых}}$ на выходе усилителя.

2.4 Исследовать передаточную характеристику инвертирующего усилителя, т. е. зависимость $U_{\text{вых}} = f(U_{\text{вх}})$. Для этого необходимо задавать амплитуду входного сигнала и измерять соответственно амплитуду выходного сигнала. Результаты занести в таблицу 1.

Таблица 1

$U_{\text{вх}}, \text{В}$	0,01	0,1	0,2	0,5	0,8	1	1,2	1,5	1,8	2
$U_{\text{вых}}, \text{В}$										

2.5 Установить на входе инвертирующего усилителя напряжение $U_{\text{вх}}=0,5\text{В}$.

2.6 Для исследования АЧХ усилителя в диапазоне частот от 0 до частоты единичного усиления необходимо задавать частоту входного сигнала и измерять соответственно амплитуду выходного сигнала. Результаты занести в таблицу 2.

Таблица 2

$f, \text{Гц}$	0	10	100	1000	10000	100000	1000000	10000000
$U_{\text{вых}}, \text{В}$								

2.7 Для исследования неинвертирующего усилителя напряжения на ОУ собрать схему в соответствии с рисунком 2.

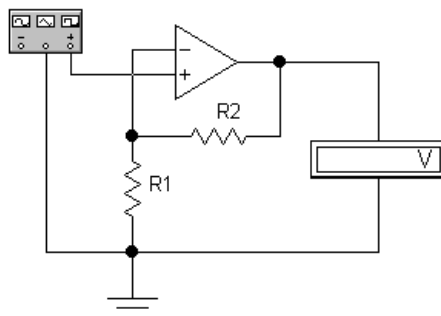


Рисунок 2

2.8 Установить сопротивления резисторов: $R1 = 10 \text{ кОм}$, $R2 = 100 \text{ кОм}$. Подать на вход неинвертирующего усилителя напряжения синусоидальное напряжение $U_{\text{вх}} = 0,2\text{В}$ и частотой $f = 1000 \text{ Гц}$.

2.9 Измерить напряжение $U_{\text{вых}}$ на выходе усилителя.

2.10 Для исследования передаточной характеристики неинвертирующего усилителя $U_{\text{вых}} = f(U_{\text{вх}})$ необходимо задавать амплитуду входного сигнала и измерять соответственно амплитуду выходного сигнала. Результаты занести в таблицу 3.

Таблица 3

$U_{\text{вх}}, \text{В}$	0,01	0,1	0,2	0,5	0,8	1	1,2	1,5	1,8	2
$U_{\text{вых}}, \text{В}$										

2.11 Установить на входе неинвертирующего усилителя напряжение $U_{\text{вх}} = 0,5\text{В}$.

2.12. Для исследования АЧХ неинвертирующего усилителя в диапазоне частот от 0 до частоты единичного усиления необходимо задавать частоту входного сигнала и измерять соответственно амплитуду выходного сигнала. Результаты занести в таблицу 4.

Таблица 4

$f, \text{Гц}$	0	10	100	1000	10000	100000	1000000	10000000
----------------	---	----	-----	------	-------	--------	---------	----------

$U_{\text{вых}}, \text{ В}$								
-----------------------------	--	--	--	--	--	--	--	--

2.13 Для исследования инвертирующего сумматора напряжений на ОУ собрать схему, приведенную на рисунке 3 и установить сопротивления резисторов и напряжения источников ЭДС в соответствии с таблицей 5.

2.14 Измерить напряжение $U_{\text{вых}}$ на выходе ОУ.

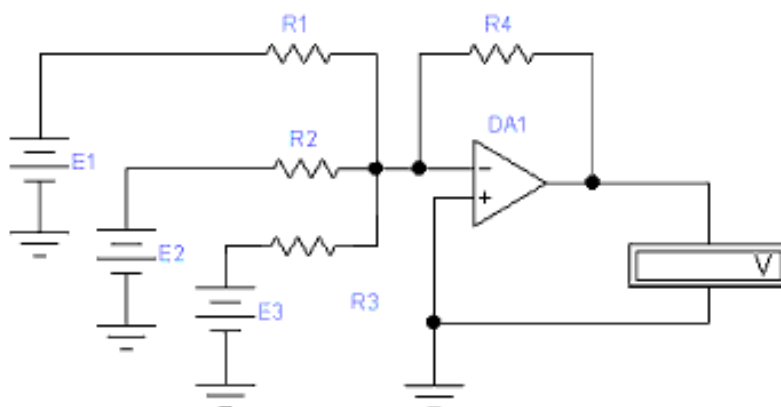


Рисунок 3

Таблица 5

№ варианта	R1, кОм	R2, кОм	R3, кОм	R4, кОм	E1, В	E2, В	E3, В
1	2	3	4	5	6	7	8
1	1	2	3	10	0,15	0,5	1,5
2	1,5	3	2	12	0,3	0,5	0,4
3	0,51	2,2	0,82	15	0,1	0,2	0,15
4	1,1	1,2	3,9	20	0,1	0,1	0,75
5	1,2	1,5	3,3	8,2	0,3	0,4	1
6	0,91	2,2	2,4	9,1	0,2	1	2
7	1,3	2,7	1,5	16	0,1	0,5	0,3
8	2	2,4	1,8	18	0,3	0,4	0,2
9	1	2	2,2	20	0,1	0,2	0,4
10	1,5	1,8	3	22	0,1	0,15	0,3
11	1,8	2,4	3,3	16	0,15	0,5	0,75
12	1,1	3	3,6	24	0,1	0,4	0,3

13	1,2	2,7	3,9	27	0,1	0,1	0,15
14	1,6	2	3	30	0,05	0,1	0,4
15	0,68	1,8	2,2	12	0,1	0,4	0,5
16	0,91	1,6	3	11	0,1	0,3	0,8
17	0,82	1,8	2,7	10	0,12	0,5	1
18	2,2	2,4	3	15	0,45	0,3	0,5
19	1,5	2	3,3	24	0,15	0,2	0,3
20	1,2	2,7	3,9	18	0,15	0,4	0,5
21	1,3	2,7	3,6	22	0,1	0,3	0,25
22	1,6	2,4	3,3	16	0,18	0,5	0,65
23	1,5	2	2,7	27	0,06	0,1	0,3
24	1,1	2,2	3,3	20	0,1	0,15	0,35

3 Обработка экспериментальных данных

3.1 Рассчитать коэффициент усиления напряжения инвертирующего усилителя, используя измеренные значения входного и выходного напряжений:

$$K_{\text{Уинв}(2)} = -U_{\text{вых}}/U_{\text{вх}} .$$

3.2 Сравнить коэффициент усиления $K_{\text{Уинв}(1)}$, полученный из соотношения резисторов R_2 и R_1 , и реальный коэффициент усиления $K_{\text{Уинв}(2)}$, полученный из экспериментальных данных.

3.3 Рассчитать коэффициент усиления напряжения неинвертирующего усилителя, используя измеренные значения входного и выходного напряжений:

$$K_{\text{Унеинв}(2)} = -U_{\text{вых}}/U_{\text{вх}} .$$

3.4 Сравнить коэффициент усиления $K_{\text{Уинв}(1)}$, полученный из соотношения резисторов R_2 и R_1 , и реальный коэффициент усиления $K_{\text{Унеинв}(2)}$, полученный из экспериментальных данных.

3.5 Определите по АЧХ инвертирующего усилителя его полосу пропускания и коэффициент усиления в рабочем диапазоне частот.

3.6 Определить по АЧХ неинвертирующего усилителя его полосу пропускания и коэффициент усиления в рабочем диапазоне частот.

3.7 Построить передаточную характеристику инвертирующего усилителя $U_{\text{вых}} = f(U_{\text{вх}})$ в соответствии с таблицей 1.

3.8 Построить АЧХ инвертирующего усилителя в соответствии с таблицей 2.

3.9 Построить передаточную характеристику неинвертирующего усилителя $U_{\text{вых}} = f(U_{\text{вх}})$ в соответствии с таблицей 3.

3.10 Сравнить выходное напряжение инвертирующего сумматора напряжений, полученное в результате эксперимента, с выходным напряжением, полученным в результате расчета.

3.11 Оформить отчет, куда включить все исследуемые схемы, таблицы с результатами экспериментов, графики и сделать выводы.

Методические указания

Операционные усилители занимают особое место среди аналоговых интегральных микросхем, предназначенных для усиления, преобразования и обработки сигналов, изменяющихся по закону непрерывной функции. Операционные усилители являются наиболее универсальным многофункциональным базовым элементом для построения многих узлов, используемых не только для линейного преобразования, усиления и обработки сигналов, но и для нелинейного преобразования.

При анализе схем на ОУ обычно принимают следующие упрощающие предположения (при $R_{\text{вх оу}} \rightarrow \infty$ и $K_{\text{У оу}} \rightarrow \infty$):

- 1) входы ОУ не потребляют тока;
- 2) напряжение между входами ОУ равно нулю.

Инвертирующий усилитель (рис. 1) представляет собой ОУ, охваченный цепью параллельной отрицательной обратной связи по напряжению на резисторах R_2 , R_1 . Цепи частотной коррекции и установки нуля на рисунке 1 не показаны. Входной сигнал подан на инвертирующий вход. Неинвертирующий вход заземлен.

Так как неинвертирующий вход ОУ заземлен и разность напряжений между входами $U = U_{\text{вых}} / K_{\text{вх оу}}$ пренебрежимо мала, то инвертирующий вход тоже имеет нулевой потенциал относительно земли. Поэтому:

$$I_{\text{вх}} = U_{\text{вх}} / R_1.$$

Так как входы идеального ОУ не потребляют тока, то:

$$I_{oc} = I_{bx} = U_{bx} / R1.$$

Выходное напряжение, то есть напряжение на выходном выводе относительно общей шины, можно найти как падение напряжения от тока I_{oc} на резисторе $R2$, т. е.:

$$U_{вых} = - I_{oc} R2 = - U_{bx} R2 / R1.$$

Отсюда коэффициент усиления инвертирующего усилителя:

$$K_{Uинв} = U_{вых} / U_{bx} = - R2/R1.$$

При заданной ЭДС источника сигнала E_r с внутренним сопротивлением $R_r \neq 0$ формула (3) примет вид:

$$K_{Uинв} = U_{вых} / E_r = - R2 / (R1 + R_r)$$

Входное сопротивление инвертирующего усилителя при идеальном ОУ определяется сопротивлением резистора $R1$, $R_{bx инв} = R1$. Выходное сопротивление $R_{вых инв} \approx 0$.

Неинвертирующий усилитель (рис. 2) представляет собой ОУ, охваченный цепью последовательной отрицательной обратной связи по напряжению на резисторах $R2$, $R1$. Входной сигнал подан на неинвертирующий вход. Выражение для коэффициента усиления этой схемы можно получить, используя условие равенства напряжений на входах ОУ и считая ОУ идеальным. Тогда:

$$U_{bx} = U_{вых} R1 / (R1+R2).$$

Отсюда коэффициент усиления схемы:

$$K_{Uнеинв} = U_{вых} / U_{bx} = 1 + (R2/R1) = 1 + | K_{Uинв} |.$$

Наличие внутреннего сопротивления источника сигнала не влияет на значение коэффициента усиления схемы, так как входные токи ОУ равны нулю. Для реальных ОУ сопротивления во входных цепях делают равными для уменьшения токовой составляющей погрешности $U_{вых оп.}$

Вследствие наличия в схеме неинвертирующего усилителя последовательной отрицательной ОС по напряжению, его входное сопротивление возрастает в F раз. При неидеальном ОУ:

$$R_{bx неинв} = R_{bx оу} F \approx R_{bx оу} K_{U оу} / K_{U неинв}$$

Инвертирующий сумматор (рис.3) предназначен для формирования напряжения, равного усиленной алгебраической сумме нескольких входных сигналов, т.е. он выполняет математическую операцию суммирования нескольких сигналов. При этом выходной сигнал дополнительно инвертируется.

В результате, сигнал на выходе инвертирующего сумматора можно рассчитать в соответствии с выражением:

$$U_{\text{вых}} = -U_{\text{вх1}} R_{\text{ос}} / R_1 - U_{\text{вх2}} R_{\text{ос}} / R_2 - U_{\text{вх3}} R_{\text{ос}} / R_3 - \dots - U_{\text{вхп}} R_{\text{ос}} / R_n .$$

Контрольные вопросы

1. Каковы общие принципы построения линейных звеньев на ОУ?
2. Каковы основные достоинства интегральных ОУ?
3. Чем ограничено максимальное значение выходного напряжения каскадов на ОУ?
4. Какое влияние оказывает отрицательная ОС на стабильность коэффициента усиления?
5. Каким образом влияет обратная связь на входное и выходное сопротивления усилителя?
6. Как работает схема сумматора на ОУ?
7. От чего зависит полярность выходного напряжения сумматора?

Лабораторная работа №5

Исследование нелинейных и резонансных усилителей на ОУ

Цель работы – экспериментальное исследование нелинейных и резонансных усилителей на операционных усилителях.

Рабочее задание

1 Домашнее задание

1.1 Рассчитать амплитуду положительной полуволны выходного напряжения нелинейного усилителя напряжения по формуле:

$$U_{\text{вых}}^+ = U_{\text{VD1}} + U_{\text{VD2}} + U_{\text{вх}}(R4/R1),$$

где $U_{\text{вх}} = 1 \text{ В}$, $U_{\text{VD1}} = 1 \text{ В}$, $U_{\text{VD2}} = 1 \text{ В}$.

1.2 Рассчитать амплитуду отрицательной полуволны выходного напряжения нелинейного усилителя напряжения по формуле:

$$U_{\text{вых}}^- = -U_{\text{VD3}} - U_{\text{вх}}(R3/R1).$$

где $U_{\text{вх}} = 1 \text{ В}$, $U_{\text{VD3}} = 1 \text{ В}$.

1.3 Рассчитать резонансную частоту резонансного контура цепи

отрицательной обратной связи ОУ по формуле:

$$f_p = 1/(2\pi\sqrt{L_1 C_1})$$

2 Экспериментальная часть

2.1 Создать модель ОУ в среде Electronics Workbench в соответствии с вариантом задания таблицы 1 (Лабораторная работа №3).

2.2 Для исследования нелинейного усилителя напряжения на ОУ собрать схему в соответствии с рисунком 1.

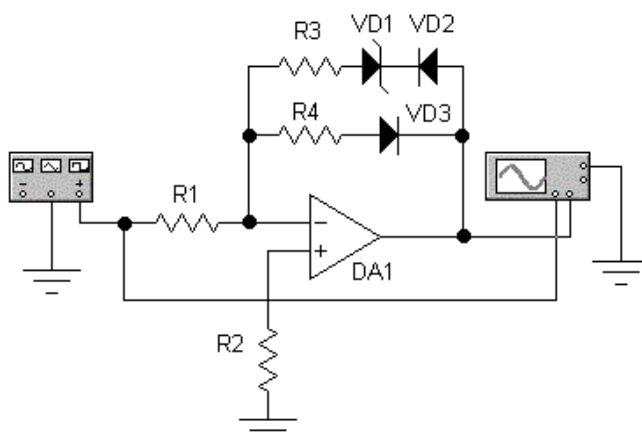


Рисунок 1

2.3 Установить сопротивления резисторов: $R1=1\text{ кОм}$, $R2=1\text{ кОм}$.

Выбрать модель диодов VD2 и VD3 – **ideal**. Установить значения

резисторов R3, R4 и напряжение стабилизации $U_{\text{стVD1}}$

стабилитрона VD1 в соответствии с таблицей 1. Для

корректировки параметров нажать кнопку **Edit** и установить

значения параметра **Zener test voltage at IZT [VZT]** (напряжение

стабилизации $U_{\text{ст}}$). Остальные параметры оставить без изменения.

Таблица 1

№ варианта	R3, кОм	R4, кОм	$U_{\text{стVD1}}$, В	№ варианта	R3, кОм	R4, кОм	$U_{\text{стVD1}}$, В
1	6,8	2,0	3,3	13	4,7	2,0	5,1
2	6,2	3,3	3,6	14	4,3	3,3	5,6
3	5,6	2,7	3,9	15	6,8	2,7	3,3

4	5,1	3,0	4,3	16	6,2	3,0	3,6
5	4,7	2,2	4,7	17	5,6	2,2	3,9
6	4,3	2,4	5,1	18	4,7	2,4	5,6
7	3,9	3,3	5,6	19	5,1	3,3	3,9
8	5,1	3,0	3,9	20	5,1	2,7	4,3
9	4,7	2,7	4,3	21	4,7	2,2	4,7
10	4,7	3,0	4,7	22	5,6	1,8	4,3
11	5,6	1,8	4,3	23	6,8	2,0	3,3
12	5,1	3,3	4,7	24	5,1	3,0	4,3

2.4 Подать на вход нелинейного усилителя напряжения от функционального генератора синусоидальный сигнал амплитудой 1 В и частотой 1000 Гц. Измерить амплитуду положительной $U_{\text{вых}}^+$ и отрицательной $U_{\text{вых}}^-$ полуовн выходного напряжения при помощи осциллографа.

2.5 Для исследования резонансного усилителя напряжения на ОУ с последовательным резонансным контуром собрать схему в соответствии с рисунком 2.

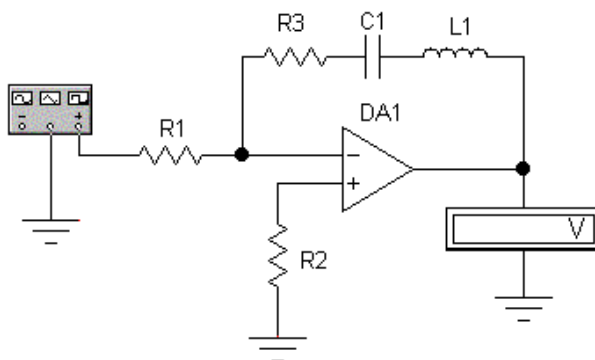


Рисунок 2

2.6 Установить сопротивления резисторов: $R1=1\text{ кОм}$, $R2=1\text{ кОм}$.

Значения резистора $R3$, катушки индуктивности $L1$ и

конденсатора $C1$ установить в соответствии с таблицей 2.

Таблица 2

№ вариан нта	$R1$, кО м	$L1$, мГн	$C1$, мк Ф	№ вариан та	$R1$, кО м	$L1$, мГн	$C1$, мк Ф
1	6,8	1,2	3,3	13	3,9	2,0	3,3
2	6,2	2,2	2,2	14	4,3	2,4	4,7
3	5,6	3,6	1,5	15	6,8	4,7	1,5
4	5,1	3,0	1,0	16	5,1	3,3	2,2
5	4,7	2,4	3,3	17	4,7	2,2	1,0
6	4,3	4,7	2,2	18	4,7	2,2	5,6
7	3,9	3,3	3,3	19	5,1	3,6	4,7
8	5,1	6,8	1,5	20	5,6	3,0	2,2
9	4,7	8,2	3,3	21	5,6	3,9	1,5
10	4,7	10	1,0	22	3,9	3,3	3,0
11	4,7	4,3	1,5	23	6,8	4,7	1,3
12	4,3	4,7	2,2	24	6,2	2,2	2,0

2.7 Подать на вход резонансного усилителя напряжения от функционального генератора синусоидальное напряжение $U_{\text{вх}}$ амплитудой 0,1 В. Вольтметр установить в режим измерения переменного напряжения (АС).

2.8 Изменяя частоту функционального генератора в соответствии с таблицей 3, измерить выходное напряжение $U_{\text{вых}}$ резонансного усилителя при помощи вольтметра. Результаты занести в таблицу 3.

Таблица 3

f, Гц	0,3 f_p	0,4 f_p	0,6 f_p	0,8 f_p	f_p	1,5 f_p	2 f_p	2,5 f_p	3 f_p
$U_{\text{вых}}$, В									

2.9 Для исследования резонансного усилителя напряжения на ОУ с параллельным резонансным контуром собрать схему в соответствии с рисунком 3.

2.10 Установить сопротивления резисторов: $R_1=1$ кОм, $R_2=1$ кОм.

Значения резистора R_3 , катушки индуктивности L_1 и конденсатора C_1 установить в соответствии с таблицей 2.

2.11 Подать на вход резонансного усилителя напряжения от функционального генератора синусоидальное напряжение $U_{\text{вх}}$ амплитудой 1 В. Вольтметр установить в режим измерения переменного напряжения (АС).

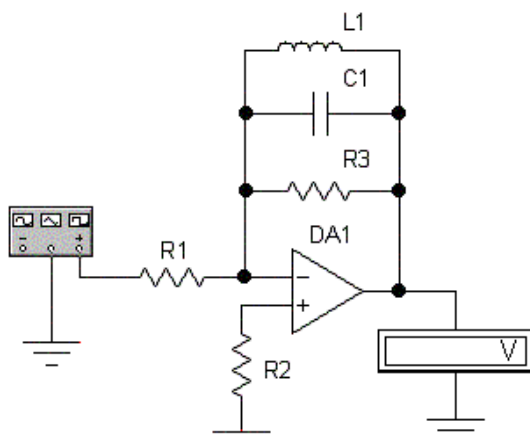


Рисунок 3

2.12 Изменяя частоту генератора в соответствии с таблицей 4, измерить выходное напряжение $U_{\text{вых}}$ резонансного усилителя. Результаты занести в таблицу 4.

Таблица 4

f , Гц	$0,3 f_p$	$0,4 f_p$	$0,6 f_p$	$0,8 f_p$	f_p	$1,5 f_p$	$2 f_p$	$2,5 f_p$	$3 f_p$
$U_{\text{вых}}$, В									

3 Обработка экспериментальных данных

3.1 Построить АЧХ резонансного усилителя с последовательным резонансным контуром $U_{\text{вых}} = f(f)$ в соответствии с таблицей 3.

3.2 Построить АЧХ резонансного усилителя с параллельным резонансным контуром $U_{\text{вых}} = f(f)$ в соответствии с таблицей 4.

3.3 Оформить отчет, куда включить все исследуемые схемы,

таблицы с результатами экспериментов и графики.

3.4 Сделать выводы.

Методические указания

Схемы усилителей, содержащие нелинейные элементы – диоды и стабилитроны, являются нелинейными. Однако часто такие схемы анализируют как линейные, используя некоторые допущения. При этом диоды в прямом включении и стабилитроны в обратном включении заменяют источниками напряжения соответствующей

величины, а диоды в обратном включении – разрывом цепи. При использовании подобных способов линеаризации нелинейных схем основная проблема состоит в том, чтобы определить, в каком режиме работает нелинейный элемент.

Например, схема рисунка 1 содержит две параллельных цепи отрицательной обратной связи: R3, VD1, VD2 и R4, VD3. При положительном напряжении на выходе операционного усилителя диод VD3 смещен в обратном направлении, и его можно заменить обрывом цепи. Диоды VD1 и VD2 открываются при напряжении, превышающем $(U_{VD1} + U_{VD2})$, и положительное выходное напряжение будет определяться по следующей формуле:

$$U_{\text{вых}}^+ = U_{VD1} + U_{VD2} + U_{\text{вх}}(R4/R1),$$

где: $U_{\text{вх}} = 1 \text{ В}$, $U_{VD2} = 1 \text{ В}$, U_{VD1} – напряжение стабилизации стабилитрона.

При отрицательном напряжении на выходе операционного усилителя диод VD3 смещен в прямом направлении, и он открывается при выходном напряжении ниже $-U_{VD2}$. Следовательно, отрицательное напряжение на выходе нелинейного усилителя напряжения будет определяться по формуле:

$$U_{\text{вых}}^- = -U_{VD3} - U_{\text{вх}}(R3/R1).$$

где $U_{VD3} = 1 \text{ В}$.

Резонансная частота последовательного контура цепи обратной связи усилителя напряжения на ОУ, представленного на рисунке 2, рассчитывается по формуле: _____

$$f_p = 1/(2\pi\sqrt{L_1 C_1})$$

При резонансной частоте выходное напряжение $U_{\text{вых}}$ будет определяться только резисторами R1 и R3:

$$U_{\text{вых}} = -U_{\text{вх}}(R3/R1).$$

С уменьшением или увеличением частоты входного напряжения сопротивление цепи обратной связи растет, и, соответственно, увеличивается выходное напряжение резонансного усилителя. Амплитудно-частотная характеристика резонансного усилителя с последовательным резонансным контуром в цепи обратной связи представлена на рисунке 4.

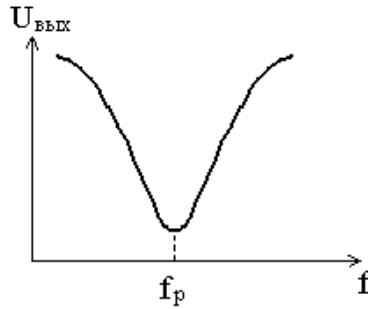


Рисунок 4

У резонансного усилителя с параллельным резонансным контуром в цепи обратной связи при резонансной частоте выходное напряжение $U_{\text{вых}}$ будет определяться резисторами $R1$ и $R3$:

$$U_{\text{вых}} = -U_{\text{вх}}(R3/R1).$$

С уменьшением или увеличением частоты входного напряжения сопротивление цепи обратной связи уменьшается, и, соответственно, уменьшается выходное напряжение резонансного усилителя. Амплитудно-частотная характеристика резонансного усилителя с параллельным резонансным контуром в цепи обратной связи представлена на рисунке 5.

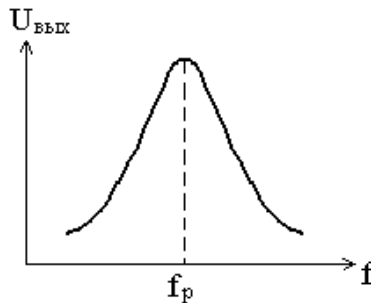


Рисунок 5

Контрольные вопросы

- 1 От каких элементов зависит амплитуда положительной полуволны выходного напряжения нелинейного усилителя?
- 2 От каких элементов зависит амплитуда отрицательной полуволны выходного напряжения нелинейного усилителя?
- 3 Как рассчитать резонансную частоту последовательного резонансного контура?
- 4 Объясните характер зависимости $U_{\text{вых}} = f (f)$ для резонансного усилителя с параллельным резонансным контуром в цепи обратной связи.

5 Объясните характер зависимости $U_{\text{вых}} = f(f)$ для резонансного усилителя с последовательным резонансным контуром в цепи обратной связи.

6 Чем определяется выходное напряжение резонансного усилителя с последовательным резонансным контуром в цепи обратной связи на резонансной частоте?

7 Чем определяется выходное напряжение резонансного усилителя с параллельным резонансным контуром в цепи обратной связи на резонансной частоте?

Лабораторная работа №6

Исследование мультивибраторов на операционных усилителях

Цель работы – экспериментальное исследование автоколебательных и ждущих мультивибраторов на операционных усилителях.

Рабочее задание

1 Домашнее задание

Изучить схемы и принципы работы автоколебательных и ждущих мультивибраторов.

2 Экспериментальная часть

2.1 Создать модель ОУ в соответствии с вариантом задания таблицы 1 (Лабораторная работа №3).

2.2 Для исследование автоколебательного мультивибратора собрать схему в соответствии с рисунком 1.

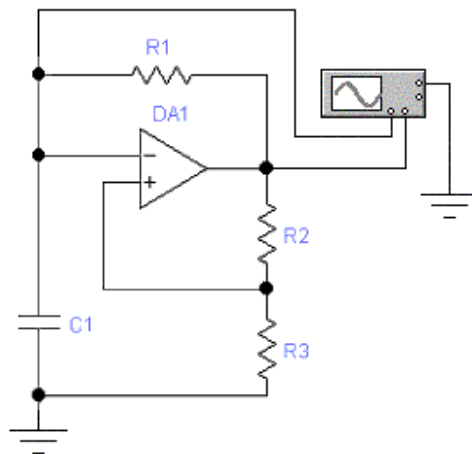


Рисунок 1

2.3 Установить сопротивления резисторов: $R2 = 10 \text{ кОм}$, $R3 = 1 \text{ кОм}$.

Установить емкость конденсатора C1 и сопротивления резистора R1 в соответствии с таблицей 1.

2.4 К выходу ОУ подключить осциллограф и измерить частоту выходного напряжения автоколебательного мультивибратора. Результат занести в таблицу 2.

2.5 Изменить сопротивления резистора R1 (при неизменной емкости C1, заданной в табл.1) и емкость конденсатора C1 (при неизменном сопротивлении резистора R1, заданном в табл.1) таким образом, чтобы частота генератора изменилась в соответствии с табл.2.

Таблица 1

Вариант	R1, кОм	C1, мкФ	Вариант	R1, кОм	C1, мкФ
1	10	2,2	13	33	0,62
2	11	2,0	14	36	0,56
3	12	1,8	15	39	0,47
4	13	1,6	16	43	0,43
5	15	1,5	17	47	0,33
6	16	1,3	18	51	0,22
7	18	1,2	19	56	0,15
8	20	1,1	20	62	0,1
9	22	1,0	21	16	1,5
10	24	0,82	22	18	1,2
11	27	0,75	23	12	2,0
12	30	0,68	24	13	1,6

Таблица 2

f, Гц	C1, мкФ (R1=const)	R1, кОм (C1=const)
2f		
1,5f		
f		
0,75f		
0,5f		

2.6 Для исследования ждущего мультивибратора собрать схему в соответствии с рисунком 2.

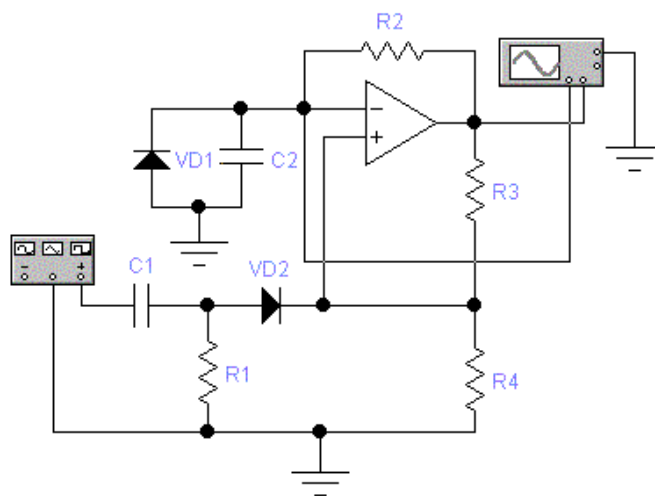


Рис. 2

2.7 Установить сопротивления резисторов: $R_1=10\text{ кОм}$, $R_3=100\text{ кОм}$, $R_4=10\text{ кОм}$. Установить емкость конденсатора $C_1=0,1\text{ мкФ}$. Параметры резистора R_2 и конденсатора C_2 установить в соответствии с таблицей 3.

2.8 Установить параметры генератора: **Frequency** - 10 Гц, **Duty cycle** – 1%, **Amplitude** – 10 В.

Таблица 3

Вариант	R2, кОм	C2, мкФ	Вариант	R2, кОм	C2, мкФ
1	51	2,2	13	47	1,5
2	43	1,0	14	18	1,8
3	33	1,8	15	39	0,82
4	13	1,6	16	12	2,0
5	27	1,5	17	47	0,68
6	16	1,3	18	30	2,2
7	22	1,2	19	51	0,75
8	20	1,1	20	22	1,5
9	15	1,0	21	27	1,6
10	24	0,82	22	16	2,0
11	39	0,68	23	22	2,2
12	33	1,0	24	20	2,2

2.9 Измерить длительность импульса (Т) на выходе ждущего мультивибратора при помощи осциллографа.

2.10 Изменить сопротивление резистора R_2 таким образом, чтобы получить длительность импульса в соответствии с таблицей 4.

Таблица 4

T, мс	0,3T	0,5T	0,7T	0,85T	T	1,5T	2T	2,5T	3T
R2, кОм									

3 Обработка экспериментальных данных

3.1 По данным таблицы 2 построить графики зависимостей f (R_1) и f (C_1). Сравнить результаты двух экспериментов и сделать выводы.

3.2 Построить график зависимости $T(R_2)$ по значениям табл.4.

3.4 Оформить отчет, куда включить все исследуемые схемы, таблицы с результатами экспериментов и графики.

3.5 Сделать выводы.

Методические указания

Мультивибратор (от латинских слов *multim* – много и *vibro* – колеблю) – релаксационный генератор импульсов почти прямоугольной формы, выполненный в виде усилительного устройства с цепью положительной обратной связи (ПОС). Различают два вида мультивибраторов: *автоколебательные* (не обладают состоянием устойчивого равновесия) и *ждущие* (обладают одним состоянием устойчивого равновесия и поэтому их часто называют *одновибраторами*).

Принципиальная схема автоколебательного мультивибратора на операционном усилителе представлена на рис. 3,а, временные диаграммы, поясняющие его работу – на рис. 3,б.

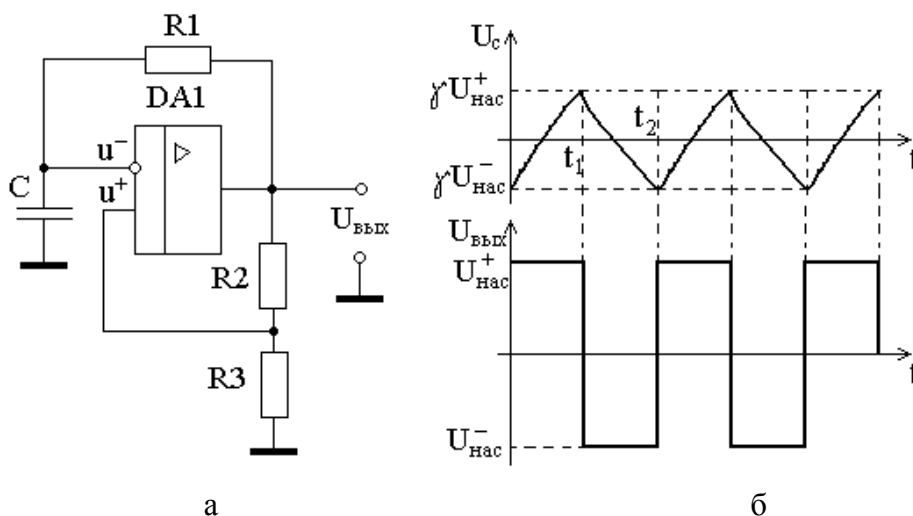


Рисунок 3

Для периодического изменения знака разности напряжений u^+ - u^- на вход (+) ОУ (рис. 3, а) с делителя R2 – R3 подается часть выходного напряжения, неизменная в течение полупериода $U_{\text{ВЫХ}}$: $u^+ = \gamma U_{\text{нас}}$, $\gamma = R3/(R3+R2)$, а на вход (-) — напряжение с конденсатора C, заряжающегося под действием всего значения $U_{\text{ВЫХ}} = U_{\text{нас}}$.

За счет этого в процессе зарядки конденсатора напряжение на входе (-) может превышать по абсолютному значению напряжение на входе (+), в результате чего напряжение на выходе скачкообразно изменяет знак. Временные диаграммы, представленные на рис. 3, б, иллюстрируют сказанное. Если, например, $U_{\text{ВЫХ}} = U_{\text{нас}}^+$, то конденсатор C заряжается до момента времени t_1 , когда напряжение на нем окажется чуть больше $\gamma U_{\text{нас}}^+$. Вслед за этим, как только

транзисторы ОУ выходят из насыщения, восстанавливается действие положительной обратной связи: уменьшение $u^+ = U_{R3}$ вызывает дальнейшее уменьшение $U_{\text{вых}}$ и т. д. В результате выходное напряжение весьма быстро достигает уровня $U_{\text{нас}}^-$. С этого момента конденсатор C перезаряжается до тех пор, пока напряжение на нем (при $t = t_2$) не станет чуть меньше $\gamma U_{\text{нас}}^-$, после чего начинается переключение $U_{\text{вых}}$ к уровню $U_{\text{нас}}^+$. Следовательно, подключение цепи R_1C к выходу ОУ обеспечивает автоматическое переключение конденсатора с зарядки (когда $U_{\text{вых}} = U_{\text{нас}}^+$) на разрядку (когда $U_{\text{вых}} = U_{\text{нас}}^-$) и как следствие этого, изменение знака разности напряжений $u^+ - u^-$.

При определении длительностей $t_{и1}$ и $t_{и2}$ выходных импульсов надо учесть, что во время $t_{и1}$ напряжение u_C изменяется от $\gamma U_{\text{нас}}^+$ до $\gamma U_{\text{нас}}^-$, а во время $t_{и2}$ — изменяется от $\gamma U_{\text{нас}}^+$ до $\gamma U_{\text{нас}}^-$, т. е. в указанные промежутки времени напряжения на конденсаторе изменяются следующим образом:

$$u_C = (\gamma U_{\text{нас}}^+ + U_{\text{нас}}^-) e^{-t/\tau} - U_{\text{нас}}^-$$

где $\tau = R_1C$ — постоянная времени,

$U_{\text{нас}}$ — напряжение насыщения.

Спустя время $t = t_{и1}$ ($t = t_{и2}$) после начала зарядки (разрядки) конденсатора напряжение $u_C = \gamma U_{\text{нас}}^+$ ($\gamma U_{\text{нас}}^-$). С учетом этого, и заменяя натуральный логарифм на десятичный, получаем:

$$t_{и1} = 2,3\tau \lg[(U_{\text{нас}}^+ + \gamma U_{\text{нас}}^-)/(U_{\text{нас}}^+ - \gamma U_{\text{нас}}^-)],$$

$$t_{и2} = 2,3\tau \lg[(U_{\text{нас}}^- + \gamma U_{\text{нас}}^+)/(U_{\text{нас}}^- - \gamma U_{\text{нас}}^+)]$$

Период колебаний:

$$T = t_{и1} + t_{и2}.$$

Если $|U_{\text{нас}}^+| = |U_{\text{нас}}^-| = U_{\text{нас}}$, то $t_{и1} = t_{и2} = 2,3\tau \lg[(1+\gamma)/(1-\gamma)]$,

$$T = 4,6\tau \lg[(1+\gamma)/(1-\gamma)].$$

Длительности фронтов выходных импульсов мультивибратора зависят от скорости нарастания выходного напряжения используемого ОУ.

Принципиальная схема ждущего мультивибратора (одновибратора) на операционном усилителе представлена на рис. 4,а, временные диаграммы, поясняющие его работу — на рис. 4,б.

В исходном состоянии (до подачи запускающего импульса $U_{\text{зап}}$) операционный усилитель находится в состоянии насыщения с уровнем выходного напряжения $-U_{\text{нас}}$. Начальное напряжение на конденсаторе $C2$ равно $\gamma U_{\text{мах}}$, где $\gamma = R4/(R3 + R4)$. С подачей короткого по длительности запускающего импульса $U_{\text{зап}}$

положительной полярности ОУ переключается с уровня $-U_{\max}$ на уровень $+U_{\max}$.

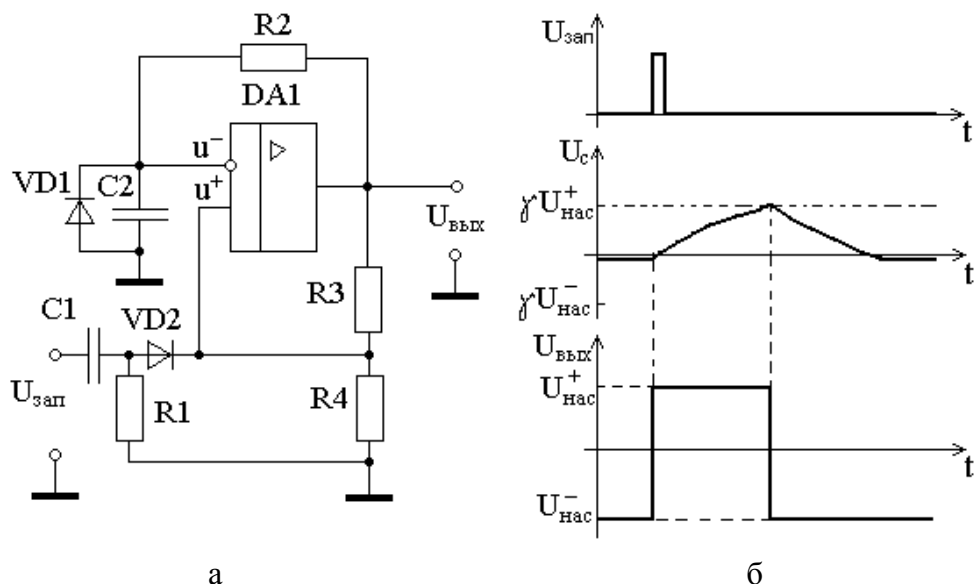


Рис. 4

Напряжение на неинвертирующем входе скачком изменяется на величину $2\gamma U_{\max}$ и в дальнейшем по мере перезаряда конденсатора C_2 изменяется по экспоненциальному закону с постоянной времени $\tau = C_2 \cdot (R_2 + R_3 \parallel R_4)$, стремясь к нулевому значению. Длительность генерируемого импульса $t_{\text{и}}$ равна времени изменения напряжения на неинвертирующем входе от значения $-0,7\text{В}$ до значения $+\gamma U_{\text{нас}}$:

$$t_{\text{и}} = 2,3\tau \cdot \lg[1/(1-\gamma)].$$

Диод $VD1$ сокращает время восстановления начального напряжения на конденсаторе C_2 перед подачей очередного запускающего импульса и тем самым повышает быстродействие схемы.

Лабораторная работа №7

Исследование компенсационных стабилизаторов напряжения

Цель работы – экспериментальное исследование параметров компенсационных стабилизаторов напряжения.

Рабочее задание

1 Домашнее задание

1.1 Изучить принцип работы компенсационного стабилизатора напряжения.

1.2 Сделать предварительный расчет сопротивлений резисторов стабилизатора.

1.3 Рассчитать сопротивление резистора R1 по формуле:

$$R1 = [(U_{\text{вх}} - U_{\text{бэVT1}} - U_{\text{вых}}) \cdot 2 \cdot \beta_{\text{VT1}}] / I_{\text{н}} \quad (\text{Ом}),$$

где $U_{\text{бэVT1}} = 0,7 \text{ (В)}$,

$$I_{\text{н}} = U_{\text{вых}} / R_{\text{н}} \quad (\text{А}).$$

1.4 Рассчитать сопротивление резистора R2 по формуле:

$$R2 = 2 \cdot (U_{\text{вых}} - U_{\text{ст}}) / I_{\text{ст max}} \quad (\text{Ом}).$$

1.5 Рассчитать сопротивление резисторов R3 и R4 по формуле:

$$R3 = (U_{\text{вых}} - U_{\text{ст}} - U_{\text{бэVT2}}) / 0,01 \quad (\text{Ом}),$$

$$R4 = (U_{\text{ст}} + U_{\text{бэVT2}}) / 0,01 \quad (\text{Ом}),$$

где $U_{\text{бэVT2}} = 0,7 \text{ (В)}$

2 Экспериментальная часть

2.1 Создать модель транзистора в соответствии с вариантом задания табл.1. Для этого щелкнуть два раза клавишей указания мыши на изображении транзистора и выбрать в появившемся окне **NPN Transistor Properties** в разделе **Library** библиотеку **default**, а затем в разделе **Model** – тип транзистора **ideal**. Выбрать последовательно клавишей указания мыши кнопки **Copy** и **Paste**, записать латинскими буквами в появившемся окне тип транзистора в соответствии с вариантом задания и нажать кнопку **OK**. В результате в разделе **Model** добавится новый тип транзистора. Для корректировки его параметров нажать кнопку **Edit** и установить значения параметров **Forward current gain coefficient [BF]** (коэффициент усиления β), **Base ohmic resistance [RB]** (сопротивление базы $R_{\text{б}}$), **Emitter ohmic resistance [RE]** (сопротивление эмиттера $R_{\text{э}}$), **Collector ohmic resistance [RC]** (сопротивление коллектора $R_{\text{к}}$) в соответствии с таблицей 1. Значения других параметров оставить без изменения.

Таблица 1

№ вариант а	Обозначени е транзистора	Тип транзистора	β (BF)	R_6 , Ом (RB)	R_9 , Ом (RE)	R_K , Ом (RC)
1	2	3	4	5	6	7
1	VT1	КТ815А	40	2,1	0,9	0,4
	VT2	КТ315Б	60	5	2	1
2	VT1	КТ815Б	40	2	0,9	0,4
	VT2	КТ3102Ж	100	3	1	0,6
3	VT1	КТ815В	40	2	0,9	0,4
	VT2	КТ315Г	60	5	2	1
4	VT1	КТ815Г	30	2,1	0,9	0,4
	VT2	КТ3102А	100	3	1	0,6
5	VT1	КТ817А	25	1,5	0,7	0,3
	VT2	КТ3102Д	200	3	1	0,6
6	VT1	КТ817Б	25	1,5	0,7	0,3
	VT2	КТ315Е	50	5	2	1
7	VT1	КТ817В	25	1,5	0,7	0,3
	VT2	КТ3102А	100	3	1	0,6
8	VT1	КТ817Г	25	1,5	0,7	0,3
	VT2	КТ503Б	80	2,5	1,2	0,5
9	VT1	КТ831А	25	1,8	0,6	0,3
	VT2	КТ3102В	200	3	1	0,6
10	VT1	КТ831Б	25	1,5	0,7	0,3
	VT2	КТ503Г	80	2,5	1,2	0,5
11	VT1	КТ698А	20	1	0,5	0,2
	VT2	КТ503Д	40	2,5	1,2	0,5
12	VT1	КТ698Б	30	1	0,5	0,2
	VT2	КТ503Е	40	2,5	1,2	0,5
13	VT1	КТ698В	50	1	0,5	0,2
	VT2	КТ3102А	100	3	1	0,6
14	VT1	КТ698Г	50	1	0,5	0,2
	VT2	КТ3102Б	200	3	1	0,6
15	VT1	КТ6117А	80	1,9	0,8	0,5
	VT2	КТ3102В	200	3	1	0,6
16	VT1	КТ6114А	80	1,5	0,8	0,4
	VT2	КТ503Б	80	2,5	1,2	0,5
17	VT1	КТ6110В	70	1,8	0,9	0,5
	VT2	КТ3102А	100	3	1	0,6

Таблица 1 (продолжение)

1	2	3	4	5	6	7
---	---	---	---	---	---	---

18	VT1	KT639A	40	2,4	1,5	0,7
	VT2	KT3102B	200	3	1	0,6
19	VT1	KT815Б	40	2	0,9	0,4
	VT2	KT503Г	80	2,5	1,2	0,5
20	VT1	KT6117A	80	1,5	0,7	0,3
	VT2	KT315A	30	5	2	1
21	VT1	KT6117A	80	1,9	0,8	0,5
	VT2	KT503Б	80	2,5	1,2	0,5
22	VT1	KT639A	40	2,4	1,5	0,7
	VT2	KT315A	30	5	2	1
23	VT1	KT6110B	70	1,8	0,9	0,5
	VT2	KT503E	40	2,5	1,2	0,5
24	VT1	KT698Б	30	1	0,5	0,2
	VT2	KT3102B	200	3	1	0,6

2.2 Создать модель стабилитрона в соответствии с вариантом задания табл.2. Для этого щелкнуть два раза клавишей указания мыши на изображении стабилитрона и выбрать в появившемся окне **Zener Diode Properties** в разделе **Library** библиотеку **default**, а затем в разделе **Model** – тип стабилитрона **ideal**. Выбрать последовательно клавишей указания мыши кнопки **Copy** и **Paste**, записать латинскими буквами в появившемся окне тип стабилитрона в соответствии с вариантом задания и нажать кнопку **OK**. В результате в разделе **Model** добавится новый тип стабилитрона. Для корректировки его параметров нажать кнопку **Edit** и установить значения параметров **Zener test voltage at IZT [VZT]** (напряжение стабилизации $U_{ст}$), **Zener test current [IZT]** (максимальный ток стабилизации $I_{ст\ max}$), **Ohmic resistance [RS]** (дифференциальное сопротивление r_d) в соответствии с таблицей 2. Значения других параметров оставить без изменения.

Таблица 2

№ варианта	Тип стабилитрона	$U_{ст}$, В (VZT)	$I_{ст\ max}$, А (IZT)	r_d , Ом (RS)
1	2	3	3	5
1	KC133A	3,3	0,081	65
2	KC139A	3,9	0,07	60
3	KC147A	4,7	0,058	52
4	KC156A	5,6	0,055	46
5	KC162A	6,2	0,022	35
6	KC168A	6,8	0,02	28

Таблица 2 (продолжение)

1	2	3	4	5
7	КС170А	7,0	0,018	20
8	КС175А	7,5	0,018	16
9	КС182А	8,2	0,017	14
10	КС191А	9,1	0,015	18
11	КС210Б	10,0	0,014	22
12	КС211И	11,0	0,013	23
13	КС212В	12,0	0,012	24
14	КС213Б	13,0	0,01	25
15	КС215Ж	15,0	0,01	60
16	КС216Ж	16,0	0,0094	60
17	КС218Ж	18,0	0,0083	60
18	КС220Ж	20,0	0,0075	60
19	КС222Ж	22,0	0,0068	60
20	КС224Ж	24,0	0,0062	60
21	КС210Б	10,0	0,014	22
22	КС211И	11,0	0,013	23
23	КС212В	12,0	0,012	24
24	КС213Б	13,0	0,01	25

2.3 Для исследования транзисторного компенсационного стабилизатора напряжения собрать схему в соответствии с рисунком 1.

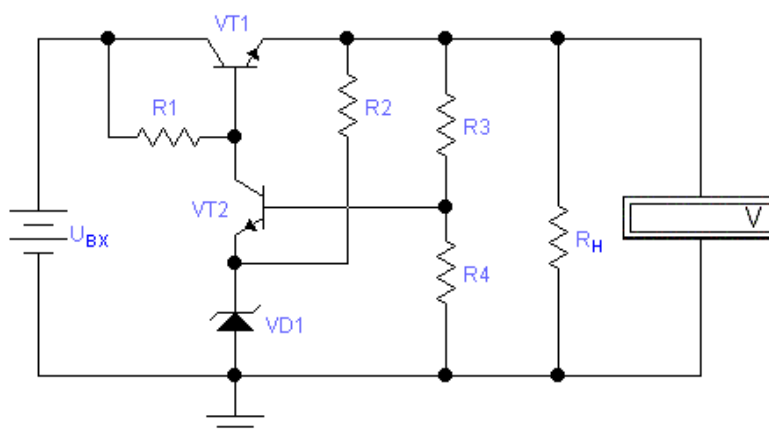


Рисунок 1

2.4 Установить напряжение на входе стабилизатора ($U_{\text{вх}}$) и сопротивление нагрузки ($R_{\text{н}}$) в соответствии с вариантом таблицы 3.

Таблица 3

№ варианта	$U_{\text{вх}}$, В	$U_{\text{вых}}$, В	$R_{\text{н}}$, Ом
1	15	8	130
2	15	9	150
3	16	10	160
4	16	11	180
5	18	12	200
6	18	13	220
7	20	14	240
8	22	15	270
9	22	16	300
10	24	17	330
11	27	18	360
12	27	20	390
13	30	22	430
14	30	24	470
15	33	26	510
16	33	27	560
17	36	30	620
18	38	32	680
19	40	34	750
20	42	36	820
21	20	14	240
22	22	15	270
23	22	16	300
24	24	17	330

2.5 Установить значения резисторов R1 – R4 в соответствии с предварительным расчетом.

2.6 Экспериментально уточнить значение сопротивления резистора R3, при котором значение выходного напряжения стабилизатора $U_{\text{вых}}$ будет соответствовать таблице 3.

2.7 Для исследования коэффициента стабилизации компенсационного стабилизатора напряжения величину входного напряжения $U_{\text{вх}}$ последовательно задавать равным ($0,9U_{\text{вх}}$, $0,94U_{\text{вх}}$, $0,97U_{\text{вх}}$, $U_{\text{вх}}$, $1,05U_{\text{вх}}$, $1,1U_{\text{вх}}$, $1,15U_{\text{вх}}$, $1,2U_{\text{вх}}$). Результат занести в таблицу 4.

Таблица 4

U_{BX} ,	0,9	0,94U	0,97U	U_B	1,05U	1,1	1,15	1,2
B	U_{BX}	$_{BX}$	$_{BX}$	x	$_{BX}$	U_{BX}	U_{BX}	U_{BX}
$U_{ВЫХ}$, В								

2.8 Для исследования нагрузочной характеристики стабилизатора величину сопротивления нагрузки R_H последовательно задавать равным ($0,4R_H$, $0,6R_H$, $0,8R_H$, R_H , $1,2R_H$, $1,4R_H$, $1,6R_H$, $2R_H$). Результат занести в таблицу 5.

Таблица 5

R_H ,	0,4	0,6	0,8	R_H	1,2	1,4	1,6	2
Ом	R_H	R_H	R_H		R_H	R_H	R_H	R_H
$U_{ВЫХ}$, В								

3 Обработка экспериментальных данных

3.1 Построить график зависимости $U_{ВЫХ}(U_{BX})$ по данным таблицы 4.

3.2 Рассчитать значение коэффициента стабилизации по формуле:

$$K_{CTU} = (\Delta U_{BX} / U_{BX \text{ ном}}) / (\Delta U_{ВЫХ} / U_{ВЫХ \text{ ном}})$$

3.3 Построить график зависимости $U_{ВЫХ}(R_H)$ по данным таблицы 5.

3.4 Оформить отчет, куда включить исследуемую схему, таблицы с результатами экспериментов и графики.

3.5 Сделать выводы.

Методические указания

Стабилизация среднего значения выходной электрической величины осуществляется с помощью дополнительного звена, коэффициент передачи которого по постоянной составляющей изменяется таким образом, чтобы уменьшить или полностью исключить отклонение выходной электрической величины от заданного значения. Звено, выполняющее данную функцию, называется *стабилизатором*. Существующие стабилизаторы непрерывного типа могут быть разделены на два класса: *параметрические и компенсационные*.

Параметрический стабилизатор обеспечивает поддержание выходного напряжения за счет собственной нелинейности используемого полупроводникового элемента.

Компенсационный стабилизатор является замкнутой системой автоматического регулирования, в которой коэффициент передачи звена, включенного в цепь передачи электрической величины, зависит от разности входного и некоторого эталонного сигнала. Это типичный пример устройства, содержащего цепь ООС.

В зависимости от стабилизируемой электрической величины различают стабилизаторы напряжения, тока или мощности.

Изменение коэффициента передачи стабилизатора в зависимости от изменения электрической величины в нагрузке ИВП происходит за счет включения в него одного или нескольких элементов с регулируемым коэффициентом передачи.

По способу управления стабилизаторы делятся на *непрерывные и ключевые*. Стабилизаторы непрерывного типа используют активный режим работы биполярного или полевого транзистора, в то время как стабилизаторы импульсного или релейного типов — ключевой режим работы полупроводниковых приборов.

Основным параметром стабилизатора, характеризующим

стабильность среднего значения его выходной электрической

величины, является коэффициент стабилизации:

$$K_{стU} = (\Delta U_{вх} / U_{вх ном}) / (\Delta U_{вых} / U_{вых ном})$$

В зависимости от стабилизируемой электрической величины различают коэффициенты стабилизации по напряжению $K_{стU}$, току $K_{стI}$ или мощности $K_{стP}$.

Структурная схема компенсационного стабилизатора приведена на рисунке 2.

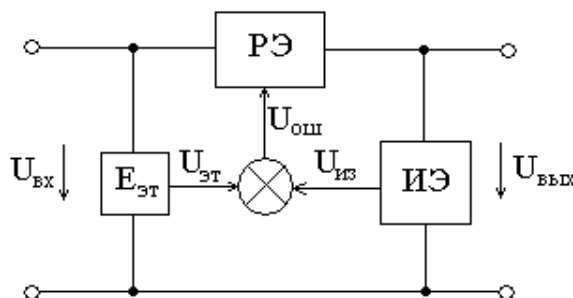


Рисунок 2

Принцип работы компенсационного стабилизатора основан на использовании цепи ООС. Для реализации указанного принципа устройство кроме регулирующего (исполнительного) элемента (РЭ) должно содержать измерительный элемент (ИЭ), элемент сравнения и источник эталонного напряжения $U_{эт}$.

Выходное напряжение измерительного элемента, пропорциональное стабилизируемому параметру, сравнивается в элементе сравнения с эталонным напряжением, и полученный сигнал ошибки:

$U_{ош} = U_{эт} - U_{из}$ — управляет коэффициентом передачи РЭ. Увеличение $U_{ош}$, вызванное уменьшением выходного параметра, увеличив коэффициент передачи РЭ, что ведет к восстановлению исходного значения выходного напряжения. И наоборот, увеличение выходного напряжения, уменьшая сигнал ошибки, уменьшает коэффициент передачи РЭ

Если выходное напряжение ИЭ пропорционально выходному напряжению устройства, то реализуется режим стабилизации напряжения (соответственно при измерении тока или выходной мощности можно получить стабилизаторы тока и мощности).

Параметрический стабилизатор напряжения использован в схеме рис.1 в качестве источника опорного напряжения (R2, VD1). Выходным напряжением источника опорного напряжения является падение напряжения на стабилитроне VD1. Стабилитрон работает в режиме обратимого обратного пробоя при токе, ограниченном резистором R2. Стабилитроны выпускаются на очень широкий

диапазон стабилизируемых напряжений (от 3,3 до 200 В) и допускаемых токов (от 5 мА до сотен мА).

Контрольные вопросы

1. Каким образом осуществляется стабилизация среднего значения выходной электрической величины?
2. Приведите схему параметрического стабилизатора напряжения и поясните принцип работы.
3. Приведите структурную схему компенсационного стабилизатора напряжения и поясните принцип работы.
4. Поясните назначение элементов стабилизатора по схеме рис.1.
5. Приведите формулу для расчета коэффициента стабилизации.
6. Поясните характер зависимости выходного напряжения компенсационного стабилизатора от сопротивления нагрузки.

Лабораторная работа № 8
Моделирование простейших логических схем

Цель работы – моделирование логических функций при помощи логических элементов.

Рабочее задание

1 Домашнее задание

1.1 В соответствии с заданным вариантом задания (табл. 1) на основании таблицы истинности (таблица 2) записать логические выражения для двух переключательных функций в СДНФ и минимизировать их с помощью диаграмм Вейча и путем преобразования выражений для переключательных функций с помощью формул и тождеств.

Таблица 1

Логические элементы	Переключательные функции											
	Y_2	Y_{14}	Y_4	Y_3	Y_6	Y_{10}	Y_8	Y_{12}	Y_9	Y_{11}	Y_1	Y_{13}
И-НЕ	1		2		3		4		5		6	
ИЛИ и НЕ												
ИЛИ-НЕ	7		8		9		10		11		12	
И и НЕ												
И-НЕ	13	14	15		16		17		18		19	
ИЛИ и НЕ												
ИЛИ-НЕ	19	20	21		22		23		24		25	
И и НЕ												

1.2 Получить логические выражения из п. 1.1, используя диаграммы Вейча.

1.3 На базе логических элементов И, ИЛИ, НЕ выполнить две функциональные схемы, реализующие заданные логические выражения до минимизации. Нарисовать временные диаграммы работы указанных схем.

1.4 На базе заданных логических элементов, в зависимости от варианта (таблица 1) выполнить четыре функциональные схемы, реализующие заданные логические выражения до и после минимизации. Нарисовать временные диаграммы работы указанных схем.

2 Экспериментальная часть

2.1 Запустить пакет Electronics Workbench. Смоделировать шесть функциональные схемы, разработанные в п.п. 1.3-1.4.

Примеры, графических схем проектирования функции дизъюнкции на базе элементов И, ИЛИ, НЕ в программе Electronics Workbench приведен на рисунке 1, а на базе элементов И-НЕ – на рисунке 2.

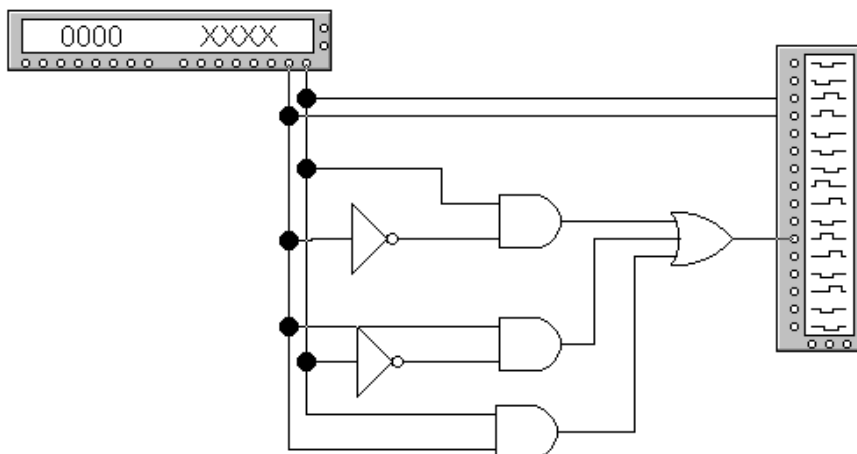


Рисунок 1

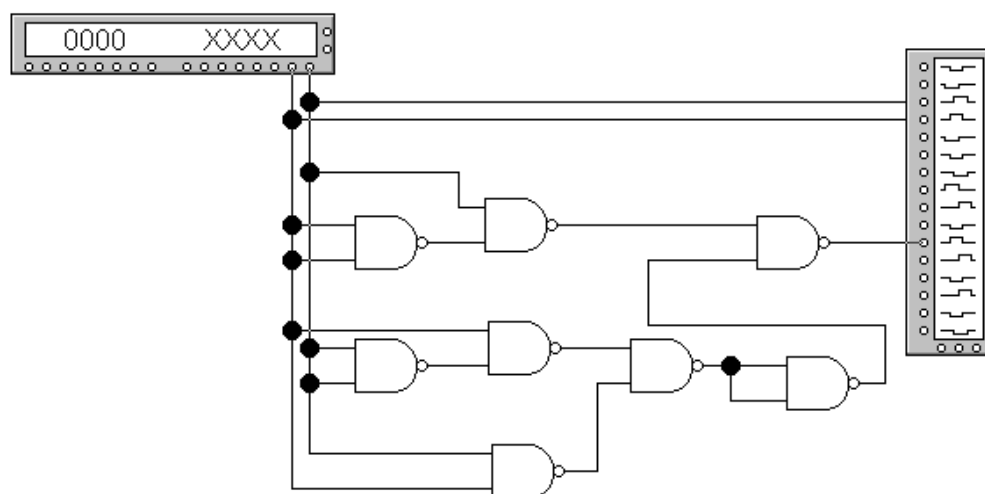


Рисунок 2

2.2 Для имитации работы спроектированной схемы подключить ее входы к генератору слов Word Generation, расположенному на панели компонентов Instruments.

2.3 Получить диаграммы входных и выходных сигналов на экране логического анализатора Logic Analyzer, расположенного на панели компонентов Instruments.

Пример, диаграммы входных и выходных сигналов для функции дизъюнкции приведен на рисунке 3.

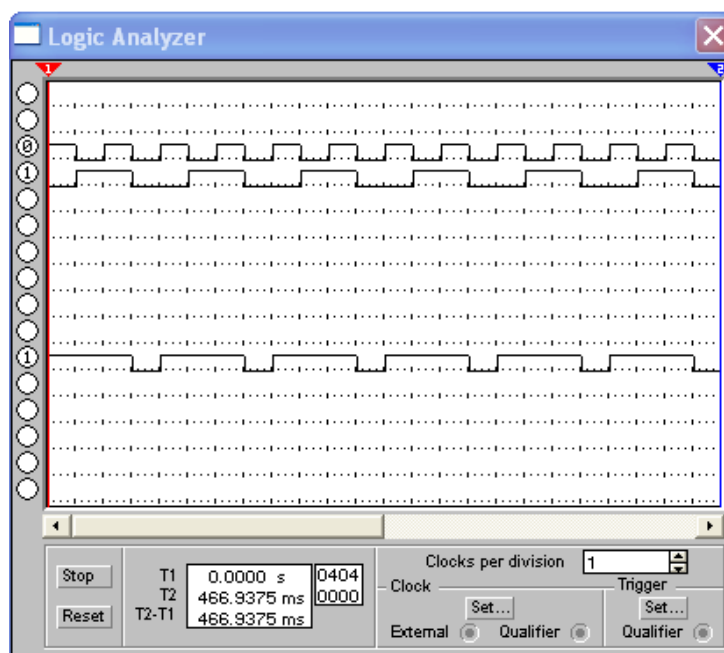


Рисунок 3

3 Обработка экспериментальных данных

3.1 Составить отчет о выполнении лабораторной работы. Включить в отчет логические выражения в СДНФ, полученные на основании таблицы истинности, и результаты минимизации, а также на основании диаграммы Вейча.

3.2 Включить в отчет распечатки построенные схемы и диаграммы входных и выходных сигналов для каждой из выполненных схем.

3.3 Сравнить диаграммы входных и выходных сигналов с таблицей истинности для каждой из моделируемых переключательных функций. Сделать выводы.

Методические указания

При проектировании узлов и устройств ЦВМ широко используются методы анализа и синтеза логических схем, которые получили название *методов логического проектирования*. Они основаны на использовании *алгебры логики* или *булевой алгебры*. Основным понятием алгебры логики является *высказывание* – любое утверждение, в отношении которого имеет смысл говорить, что оно истинно или ложно. При этом считается, что каждое высказывание не может быть одновременно и истинно и ложно. Каждое высказывание можно обозначить определенным символом. Запись $X_j = 1$ означает, что высказанное истинно, а $X_j = 0$ – что высказывание ложно.

В алгебре логики высказывания могут быть простыми и сложными. Высказывание, значение истинности которого не зависит от значений истинности других высказываний, называется *простым*. При анализе и синтезе логических схем простое высказывание рассматривается как независимая переменная, принимающая два значения: 0 и 1. Высказывание $Y(X_1, X_2, \dots, X_n)$, значение истинности которого зависит от значения истинности других высказываний, составляющих его, называется *сложным* и также может принимать два значения: 0 и 1.

При технической реализации переключательных функций переменные $X_1, X_2, \dots, X_n$ отождествляются с входящими сигналами, поступающими на физическую схему, реализующую переключательную функцию, а значение $Y(X_1, X_2, \dots, X_n)$ представляет собой выходной сигнал схемы. Совокупность значений n переменных называется *набором*.

Одной из распространенных форм задания переключательных функций является *таблица истинности*, где переменные $X_1, X_2, \dots, X_n$ обычно располагаются в порядке возрастания двоичных чисел, образованных набором. Для переключательной функции n переменных существует $m = 2^n$ различных наборов, на которые она может принимать значение 0 или 1.

В таблице 2 приведен полный перечень функций двух аргументов. Функции, образованные логическими переменными, можно преобразовывать в соответствии с правилами или законами алгебры логики. При этом стремятся минимизировать логическое выражение, т.е. привести его к виду, удобному для практической реализации на логических элементах.

В электронных цифровых устройствах элементарные логические операции над двоичными переменными реализуются простыми логическими схемами, которые называются *логическими элементами* или *вентильями*. Число входов логического элемента соответствует числу переменных реализуемой им переключательной функции. В таблице 3 приведены названия переключательной функции двух переменных и логического элемента, реализующего эту функцию, а также условное обозначение элемента (УГО) структурных и функциональных схем цифровых устройств. В последней графе этой таблицы даются некоторые названия логических элементов, которые встречаются в отечественной и зарубежной литературе.

Основное требование, предъявляемое к *функционально полному набору* логических элементов, состоит в том, чтобы с помощью этого набора можно было построить любую сложную логическую схему.

Ввиду того, что законы функционирования элементов однозначно описываются переключательными функциями, применяя операцию суперпозиции, можно получить любую, сколь угодно сложную переключательную функцию.

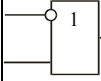
Таблица 2

X_1	0	0	1	1	Название переключательной функции	Основное обозначение	Сложное высказывание	Выражение через конъюнкцию, дизъюнкцию инверсию
X_2	0	1	0	1				
Y_0	0	0	0	0	Константа нуля	0	Всегда ложно	$Y_0 = 0$
Y_1	0	0	0	1	Конъюнкция (логическое произведение)	$X_1 \bullet X_2$	X_1 и X_2	$Y_1 = X_1 \cdot X_2$
Y_2	0	0	1	0	Операция запрета по X_2	$X_1 \Delta X_2$	Неверно, что если X_1 , то X_2	$Y_2 = X_1 \cdot \overline{X_2}$
Y_3	0	0	1	1	Переменная X_1	X_1	Высказывание не зависит от X_2	$Y_3 = X_1$
Y_4	0	1	0	0	Операция запрета по X_1	$X_2 \Delta X_1$	Неверно, что если X_2 , то X_1	$Y_4 = X_2 \cdot \overline{X_1}$
Y_5	0	1	0	1	Переменная X_2	X_2	Высказывание не зависит от X_1	$Y_5 = X_2$
Y_6	0	1	1	0	Сумма по mod 2 (неравнозначность)	$X_1 \oplus X_2$	X_1 неравнозначно X_2	$Y_6 = \overline{X_1} \cdot X_2 \vee X_1 \cdot \overline{X_2}$
Y_7	0	1	1	1	Дизъюнкция (логическое сложение)	$X_1 \vee X_2$	X_1 или X_2	$Y_7 = X_1 \vee X_2$
Y_8	1	0	0	0	Операция Пирса	$X_1 \downarrow X_2$	Ни X_1 , ни X_2	$Y_8 = \overline{X_1 \vee X_2}$
Y_9	1	0	0	1	Логическая равнозначность	$X_1 \sim X_2$	X_1 равнозначно X_2	$Y_9 = \overline{X_1} \cdot \overline{X_2} \vee X_1 \cdot X_2$
Y_{10}	1	0	1	0	Инверсия X_2 (отрицание)	$\overline{X_2}$	Не X_2	$Y_{10} = \overline{X_2}$
Y_{11}	1	0	1	1	Импликация от X_2 к X_1	$X_2 \rightarrow X_1$	Если X_2 , то X_1	$Y_{11} = X_2 \vee \overline{X_1}$
Y_{12}	1	1	0	0	Инверсия X_1 (отрицание)	$\overline{X_1}$	Не X_1	$Y_{12} = \overline{X_1}$
Y_{13}	1	1	0	1	Импликация от X_1 к X_2	$X_1 \rightarrow X_2$	Если X_1 , то X_2	$Y_{13} = \overline{X_1} \vee X_2$

Y_{14}	1	1	1	0	Операция Шеффера	$X_1 X_2$	Неверно, что X_1 и X_2	$Y_{14} = \overline{X_1 \cdot X_2}$
Y_{15}	1	1	1	1	Константа единица	1	Всегда истинно	$Y_{15} = 1$

Таблица 3

Название переключательных функций	Название логического элемента	Другие названия логического элемента	УГО логического элемента	УГО в среде Electronics Workbench
Конъюнкция	Элемент И, схема совпадения	Конъюнктор, клапан И, вентиль И		
Дизъюнкция	Элемент ИЛИ, схема разделения	Дизъюнктор, клапан ИЛИ, вентиль ИЛИ		
Инверсия (отрицание)	Элемент НЕ, схема отрицания	Инвертор		
Операция Пирса	Элемент ИЛИ-НЕ	Схема НЕ-ИЛИ, клапан НЕ-ИЛИ, вентиль НЕ-ИЛИ, схема НИ		
Операция Шеффера	Элемент И-НЕ	Схема НЕ-И, клапан НЕ-И, вентиль НЕ-И		
Сумма по mod 2	ИЛИ-ИЛИ, схема сложения по mod 2	Исключающая ИЛИ		
Сумма по mod 2 и инверсия	ИЛИ-ИЛИ-НЕ, схема сложения по mod 2	Исключающая ИЛИ-НЕ		
Операция запрета	Элемент НЕТ, схема запрета	«Запрет»		—
Логическая равнозначность (эквивалентность)	Схема логической равнозначности	Эквивалентность		—

Импликация	Схема импликации	Импликатор		—
------------	------------------	------------	--	---

Функционально полный набор переключательных функций является несократимым, если исключение любой функции набора нарушает его полноту. Такой набор можно построить с помощью одной, двух, трех и четырех функций.

Примером полных несократимых наборов переключательных функций трех, двух и одной переменной могут служить:

дизъюнкция, логическая равнозначность, константа нуль;

конъюнкция, логическая неравнозначность, константа единица;

конъюнкция и отрицание;

дизъюнкция и отрицание;

операция Пирса;

операция Шеффера.

Однако наборы логических элементов и соответствующие им наборы переключательных функций, как правило, обладают функциональной избыточностью, например, широко используемый для построения логических схем цифровых устройств набор, состоящий из переключательных функций конъюнкции; дизъюнкции и отрицания, который реализуется логическими элементами *И*, *ИЛИ*, *НЕ* соответственно. Этот набор элементов дает возможность достаточно гибко и экономично строить схемы, например, на полупроводниковых приборах. Кроме того, с помощью этого набора функций наиболее просто перейти от широко распространенной записи переключательной функции в канонической форме к структурной схеме на логических элементах *И*, *ИЛИ*, *НЕ*, и др.

Задача логического проектирования на первом этапе полностью эквивалентна математической задаче представления заданной переключательной функции переключательными функциями выбранной функционально полной системы. При проектировании логических схем сначала необходимо записать переключательную функцию в определенной исходной форме: *совершенная дизъюнктивная нормальная форма (СДНФ)* и *совершенная конъюнктивная нормальная форма (СКНФ)*. Однако эти формы, как правило, достаточно сложные. Поэтому их минимизируют или с помощью диаграмм Вейча, или путем преобразования выражений для переключательных функций с помощью формул и тождеств, приведенных в таблице 4.

Например, для функции дизъюнкции логическое выражение на основании таблицы истинности (табл. 2) будет иметь вид:

$$Y = X_1 \bullet \bar{X}_2 \vee \bar{X}_1 \bullet X_2 \vee X_1 \bullet X_2.$$

Таблица 4

Название тождества	Тождество	
	для дизъюнкции	для конъюнкции
Элементарное высказывание	$X \vee X \vee \dots \vee X = X$	$X \cdot X \cdot \dots \cdot X = X$
“-	$X \vee 0 = X$	$X \cdot 0 = 0$
“-	$X \vee 1 = 1$	$X \cdot 1 = X$
“-	$X \vee \bar{X} = 1$	$X \cdot \bar{X} = 0$
“-	$\bar{\bar{X}} \vee 0 = \bar{X} = X$	$\bar{\bar{X}} \cdot 1 = \bar{X} = X$
Сочетательные (ассоциативные)	$(X_i \vee X_k) \vee X_j = X_i \vee (X_k \vee X_j)$	$(X_i \cdot X_k) \cdot X_j = X_i \cdot (X_k \cdot X_j)$
Переместительные	$X_i \vee X_k = X_k \vee X_i$	$X_i \cdot X_k = X_k \cdot X_i$
Распределительные (дистрибутивные)	$(X_i \vee X_k) \cdot (X_i \vee X_j) = X_i \vee X_k \cdot X_j$	$X_i \cdot (X_k \vee X_j) = X_i \cdot X_k \vee X_i \cdot X_j$
Поглощения	$X_i (X_i \vee X_k) = X_i$	$X_i \vee X_i \cdot X_k = X_i$
Склеивания	$(X_i \vee X_k) \cdot (X_i \vee \bar{X}_k) = X_i$	$X_i \cdot X_k \vee X_i \cdot \bar{X}_k = X_i$
Соотношение двойственности (формула де Моргана)	$\overline{X_1 \vee X_2 \vee \dots \vee X_n} = \bar{X}_1 \cdot \bar{X}_2 \cdot \dots \cdot \bar{X}_n$	$\overline{X_1 \cdot X_2 \cdot \dots \cdot X_n} = \bar{X}_1 \vee \bar{X}_2 \vee \dots \vee \bar{X}_n$

При минимизации на основании тождеств (табл. 4) получим следующее выражение:

$$Y = X_1 \bullet \bar{X}_2 \vee \bar{X}_1 \bullet X_2 \vee X_1 \bullet X_2 = X_1 \cdot (\bar{X}_2 \vee X_2) \vee \bar{X}_1 \cdot X_2 = X_1 \vee \bar{X}_1 \cdot X_2 = (X_1 \vee \bar{X}_1) \cdot (X_1 \vee X_2) = X_1 \vee X_2.$$

Если число логических переменных не превышает 5-6, минимизацию логических уравнений удобно производить с помощью карт Карно или диаграмм Вейча. Минимизацию проводят путем объединения наборов (*термов*) на карте Карно. Причем объединяемые наборы должны иметь одинаковые значения функции (все 0 или все 1).

Рассмотрим пример: требуется минимизировать логическую функцию двух переменных дизъюнкцию. На основании таблицы истинности (таблица 2) составим карту Карно (рисунок 4), в которой наименования столбцов и строк представляют собой значения переменных, причем переменные располагаются в таком порядке, чтобы при переходе к соседнему столбцу или строке изменялось значение только одной переменной.

Таблицу заполняют значениями функции, соответствующими комбинациям значений переменных. На карте Карно отмечают группы, состоящие из 2^n ячеек (n – число переменных) и содержащие 1, т.к. они описываются простыми логическими выражениями. Каждая группа объединяет две ячейки, соответствующие логическим преобразованиям:

		$\bar{X}_1$	X_1	
	$X_2 \backslash X_1$	0	1	
$\bar{X}_2$	0	0	1	X_1
X_2	1	1	1	

X_2

Рисунок 4

$$(X_1 \cdot \bar{X}_2) \vee (X_1 \cdot X_2) = X_1(\bar{X}_2 \vee X_2) = X_1;$$

$$(\bar{X}_1 \cdot X_2) \vee (X_1 \cdot X_2) = X_2(\bar{X}_1 \vee X_1) = X_2.$$

Компактное выражение, описывающее функцию, представляет собой дизъюнкцию логических выражений, полученных при помощи карт Карно. В результате получаем выражение в СДНФ, совпадающее с переключательной функцией дизъюнкции:

$$Y_7 = (X_1 \vee X_2).$$

Контрольные вопросы

1. Какие функциональные схемы называют комбинационными?
2. Что представляет из себя таблица истинности для переключательных функций?
3. Какие требования, предъявляются к функционально полному набору логических элементов?
4. Почему штрих Шеффера обладает функциональной полнотой?
5. Чем отличаются схема исключающее ИЛИ и равнозначность?
6. Как осуществляется процесс синтеза цифровых логических схем?
7. С какой целью проводится минимизация булевых функций?
8. Каким образом маркируются интегральные микросхемы?

9. Как обозначаются ЛЭ на схемах электрических функциональных и принципиальных?

Лабораторная работа № 9

Моделирование комбинационных устройств

Цель работы – изучение форм представления чисел в цифровых устройствах и исследование схем комбинационных цифровых устройств – дешифраторов, мультиплексоров и сумматоров.

Рабочее задание

1 Домашнее задание

1.1 Перевести десятичное число, равное вашему номеру в журнале плюс десять, в следующие системы счисления: двоичную, восьмеричную, шестнадцатеричную, двоично-десятичную с весами 8,4,2,1; 2,4,2,1; 4,2,2,1.

1.2 Разработать и начертить схему электрическую функциональную полного линейного дешифратора двоичного кода в десятичный на три входа с использованием базовых логических элементов. Нарисовать временные диаграммы его работы.

1.3 Разработать и начертить схему электрическую функциональную мультиплексора на восемь входов с использованием базовых логических элементов. Нарисовать временные диаграммы его работы.

1.4 Разработать и начертить схему электрическую функциональную трехразрядного сумматора с последовательным переносом с использованием полусумматоров. Нарисовать временные диаграммы его работы.

2 Экспериментальная часть

2.1 Смоделировать линейный дешифратор, разработанный в п. 1.2, в среде Electronics Workbench. Пример моделирования графической схемы линейного дешифратора двоичного кода в десятичный код с двумя входами в программе Electronics Workbench приведен на рисунке 1.

Для имитации работы спроектированной схемы подключить ее входы к генератору слов Word Generation, включив его в циклическом режиме *Sycle*.

2.2 Получить временные диаграммы выходных сигналов дешифратора на экране логического анализатора Logic Analyzer. Убедиться в правильной работе шифратора по состоянию логических пробников на ее выходах, заполнив таблицу истинности.

2.3 Собрать схему рисунок 2 и исследовать линейный дешифратор двоичного кода в десятичный на три входа в среде

Electronics Workbench с использованием гибридной интегральной микросхемы (ГИС) 74138.

Чтобы посмотреть назначение выводов микросхемы, щелкните по ней и выберите команду *Help* из контекстного меню.

Установить генератор слов в пошаговом режиме *Step*. С помощью соответствующих ключей задать следующие состояния управляющих входов микросхемы: $G1=1$, $G2A=G2B=0$. Убедиться в правильной работе шифратора по состоянию логических пробников на его выходах и составьте соответствующую таблицу истинности.

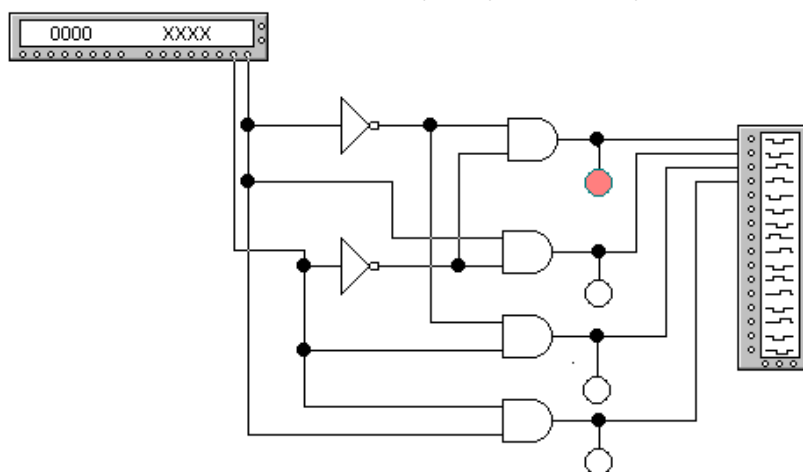


Рисунок 1

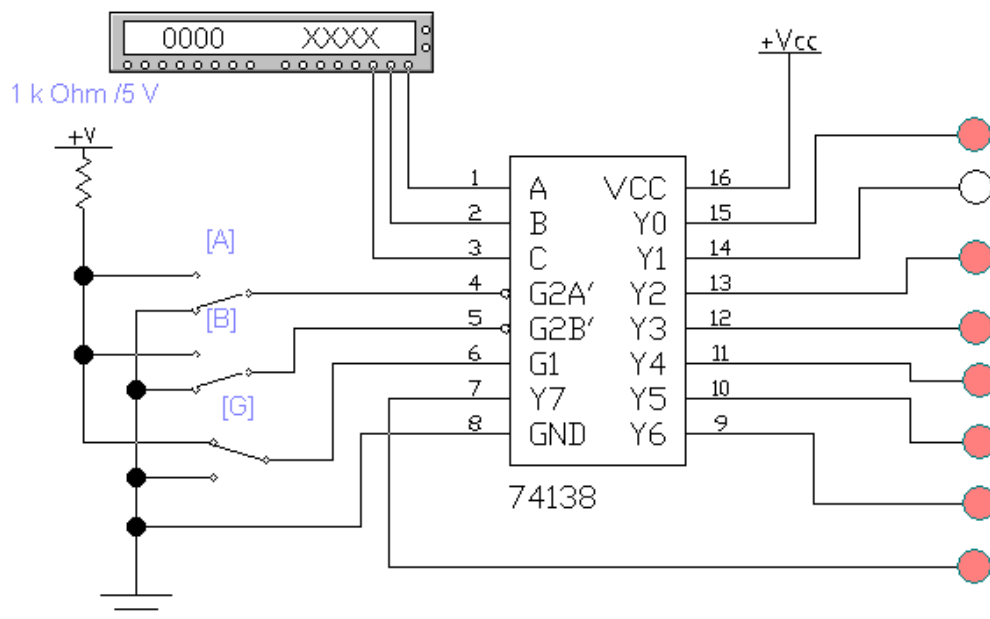


Рисунок 2

2.4 Смоделировать мультиплексор, разработанный в п. 1.3, в среде Electronics Workbench. Для имитации работы спроектированной схемы подключить ее адресные входы к генератору слов Word Generation, включив его в ручном режиме *Step*. Задать с помощью ключей управляющий код на шине данных D, соответствующий заданному преподавателем номеру варианта.

2.5 Получить временные диаграммы информационных, адресных и выходных сигналов мультиплексора на экране логического анализатора Logic Analyzer.

2.6 Повторить п.п. 2.4-2.5, используя в качестве мультиплексора ГИС 74151.

2.7 Смоделировать трехразрядный сумматор, разработанный в п. 1.4, в среде Electronics Workbench. Пример моделирования графической схемы двухразрядный сумматор в программе Electronics Workbench приведен на рисунке 3.

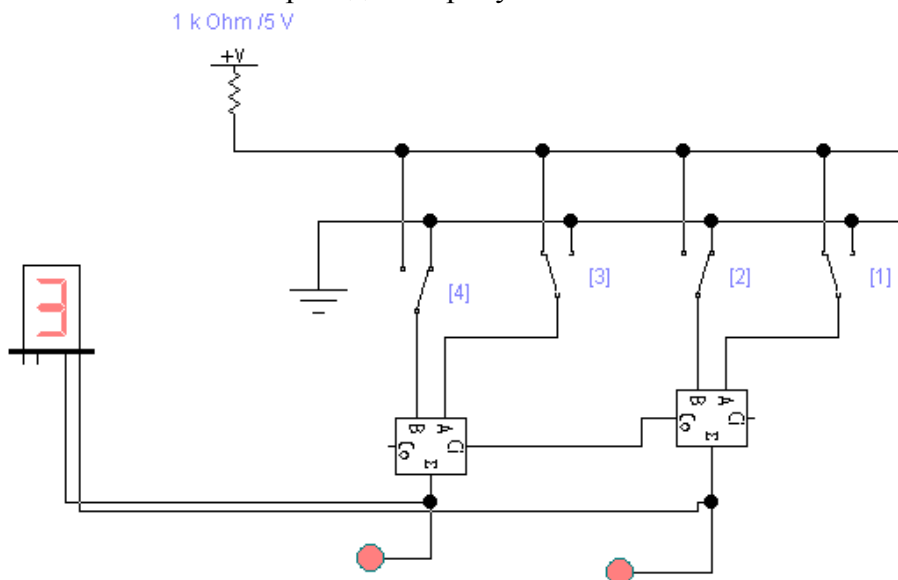


Рисунок 3

Поочередно подавая все возможные комбинации входных сигналов с помощью соответствующих ключей, убедиться в правильной работе сумматора по состоянию логических пробников на его выходах и наблюдая за изменением показаний Decoded Seven-Segment Display (семисегментного индикатора с двоично-десятичным дешифратором на входе), подключенного к его выходам. Составить соответствующую таблицу истинности.

3 Обработка экспериментальных данных

3.1 Составить отчет о выполнении лабораторной работы. Включить в отчет результаты выполнения домашнего задания,

разработанные и экспериментальные схемы и соответствующие им таблицы истинности, а также диаграммы входных и выходных сигналов для каждой из выполненных схем.

3.2 Сравнить диаграммы и таблицы истинности для разработанных теоретически и смоделированных в среде Electronics Workbench схем и сделать выводы.

Методические указания

Комбинационное устройство – это устройство с n входами и m выходами. Если КУ выполнено на базе идеальных, т.е. безинерционных элементов, то состояние его выходов однозначно определяется состоянием его входов в тот же момент времени.

Дешифратор – это комбинационное устройство, предназначенное для преобразования параллельного двоичного кода в унитарный, т.е. позиционный код. При подаче на вход дешифратора параллельного двоичного кода выходной сигнал появится только на том его выходе, номер которого соответствует десятичному эквиваленту входного двоичного кода. В зависимости от типа дешифратора, этот сигнал может иметь как уровень логической единицы (при этом на всех остальных выходах уровень логического 0), так и уровень логического 0 (при этом на всех остальных выходах уровень логической 1).

В условных обозначениях дешифраторов и шифраторов используются буквы DC и CD (от слов decoder и coder соответственно).

Если количество двоичных разрядов дешифруемого кода обозначить через n , то число выходов дешифратора должно быть 2^n . Если часть входных наборов не используется, то дешифратор называют неполным.

Функционирование дешифратора описывается системой логических уравнений составленных на основе таблицы истинности. Одноступенчатый дешифратор (линейный) – наиболее быстродействующий, но при значительной разрядности входного слова требует применения логических элементов с большим числом входов и сильно нагружает источники входных сигналов.

Рассмотрим пример построения двухразрядного дешифратора на основе базовых логических элементов, с помощью таблицы истинности (см. таблицу 1). Составим соответствующие логические уравнения для построения схемы дешифратора:

Таблица 1

X_2	X_1	Y_0	Y_1	Y_2	Y_3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

$$Y_0 = \overline{X_1} \cdot \overline{X_2}; \quad Y_1 = \overline{X_2} \cdot X_1;$$

$$Y_2 = X_2 \cdot \overline{X_1}; \quad Y_3 = X_1 \cdot X_2.$$

Графическая схема дешифратора, реализующая полученные логические уравнения, приведена на рисунке 4.

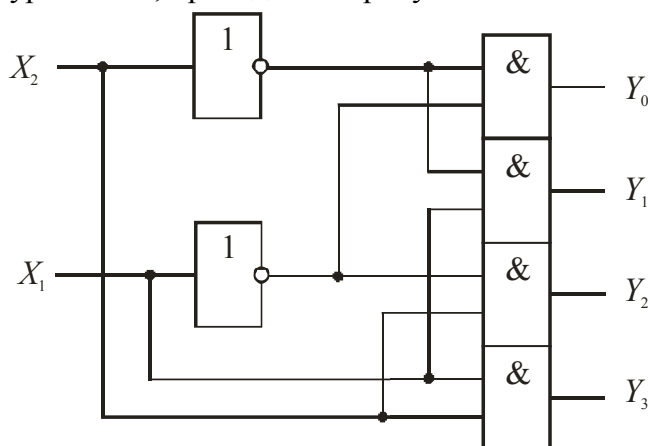


Рисунок 4

Малоразрядные дешифраторы в виде ГИС позволяют строить дешифраторы большей разрядности по пирамидальной или матричной структуре из отдельных линейных дешифраторов. При этом входное слово

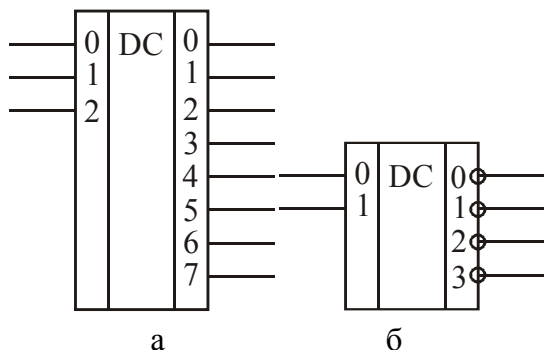


Рисунок 5

делится на поля, разрядность которых соответствует числу входов имеющихся ГИС дешифраторов.

На рисунке 5,а показано условное графическое обозначение трехразрядного дешифратора с прямыми выходами, а на рисунке 5,б – двухразрядного линейных дешифраторов с инверсными выходами.

Мультиплексор – комбинационное устройство, обеспечивающее коммутацию одного из входов на общий выход под управлением сигналов на адресных входах. Номер подключаемого входа равен числу (адресу), определяемому комбинацией логических уровней на адресных входах. Параллельные цифровые данные (D) с помощью мультиплексора преобразуются в

последовательные информационные сигналы, которые передаются по одному проводу. *Демультимплексор*, наоборот, преобразует последовательные сигналы на входе в параллельные данные на выходе.

Рассмотрим пример построения мультиплексора с четырьмя информационными (D) и двумя адресными шинами (X_1 и X_2) на основе базовых логических элементов, с помощью таблицы истинности (см. таблицу 2).

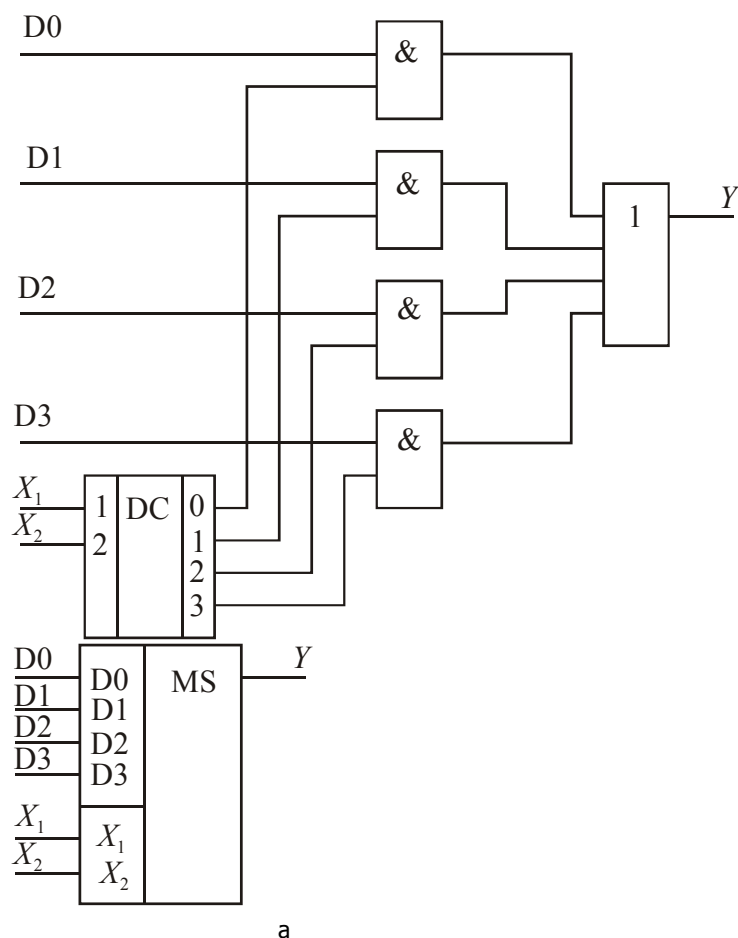
Таблица 2

X_2	X_1	Y
0	0	D0
0	1	D1
1	0	D2
1	1	D3

Составим соответствующее логическое уравнение для построения схемы полусумматора:

$$Y = \overline{X_1} \cdot \overline{X_2} \cdot D0 \vee X_1 \cdot \overline{X_2} \cdot D1 \vee \overline{X_1} \cdot X_2 \cdot D2 \vee X_1 \cdot X_2 \cdot D3$$

Графическая схема мультиплексора, реализующая полученные логические уравнения, приведена на рисунке 6,а. УГО мультиплексора показано на рисунке 6,б.



б

Рисунок 6

Сумматор является простейшим цифровым устройством, предназначенным для сложения двух чисел, заданных в двоичном коде. Сложение производится поразрядно – от младшего разряда к старшему. В каждом разряде необходимо найти сумму S_i слагаемых X_i и Y_i , и переноса из предыдущего разряда P_{i-1} .

По числу входов различают *полусумматоры*, одноразрядные сумматоры и многоразрядные сумматоры.

Полусумматорами называются устройства с двумя входами и двумя выходами, на которых вырабатываются сигналы суммы и переноса. В таблице 3 приведена таблица истинности полусумматора.

Таблица 3

a_i	b_i	S_i	C_{i+1}
0	0	0	0
0	1	1	0

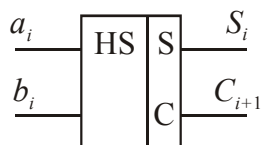
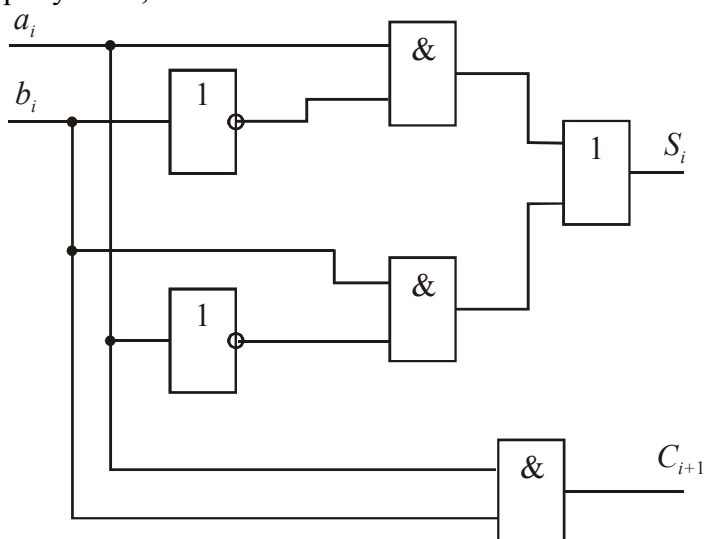
1	0	1	0
1	1	0	1

Составим соответствующие логические уравнения для построения схемы полусумматора:

$$S = a \bullet \bar{b} \vee \bar{a} \bullet b;$$

$$P = a \bullet b.$$

Графическая схема полусумматора с использованием базовых логических элементов, реализующая полученные логические уравнения, приведена на рисунке 7,а. УГО полусумматора показано на рисунке 7,б.



а

б

Рисунок 7

Графическая схема полусумматора с использованием логических элементов ИСКЛЮЧАЮЩЕЕ-ИЛИ, приведена на рисунке 8.

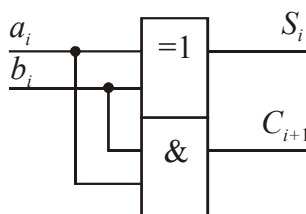


Рисунок 8

Схема сумматора может быть реализована на двух полусумматорах, соединенных как указано на схеме рисунке 9.

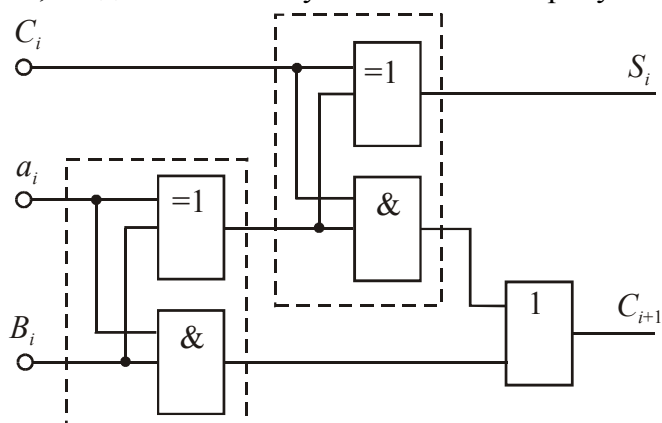


Рисунок 9

В зависимости от характера ввода-вывода кодов и организации переносов многоразрядные сумматоры бывают последовательного и параллельного принципа действия.

В последовательном сумматоре сложение кодов осуществляется, поразрядно начиная с младшего разряда с помощью комбинационного сумматора на три входа. Образующийся в данном разряде перенос P_{j+1} задерживается на время $t_{зд}$ и поступает на вход P_j сумматора в момент поступления следующего разряда слагаемых. Таким образом, последовательно разряд за разрядом производится сложение кодов чисел. Схема последовательного сумматора приведена на рисунке 10.

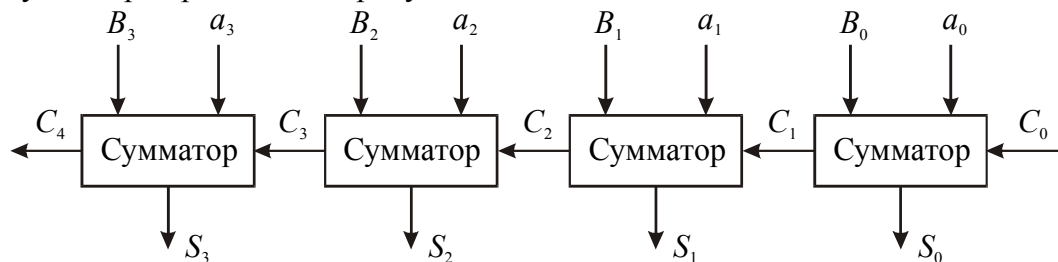


Рисунок 10

Достоинством последовательного сумматора является простота аппаратной реализации, а недостатком — достаточно большое время суммирования.

В параллельном сумматоре достигается более высокое быстродействие. Суммируемые коды поступают на входы сумматора одновременно по всем разрядам. Для этого в каждом

разряде используется комбинационный сумматор на три входа, на выходах которого образуются значения суммы S_j данного разряда и переноса P_{j+1} в старший разряд. В процессе распространения сигнала переноса устанавливается окончательное значение суммы в каждом разряде. Очевидно, что в течение этого времени на входах сумматора присутствуют сигналы X_i , Y_i , соответствующие суммируемым кодам. Максимальное по времени суммирование получается в том случае, когда перенос, возникший в первом разряде, распространяется по всем разрядам (например, при сложении кодов 11..11 и 00..01). В параллельном сумматоре обычно применяются различные способы ускорения переноса (параллельный перенос, групповой и т. п.)

Контрольные вопросы

1. Каким образом осуществляется перевод числа из одной позиционной системы счисления в другую?
2. Каким образом осуществляются арифметические операции в двоичной системе счисления?
3. На каких логических элементах строятся схемы шифраторов?
4. По какому принципу и на каких логических элементах строятся линейные дешифраторы?
5. Как построить полусумматор на логических элементах?
6. Как построить схему полного одноразрядного сумматора на базе схем полусумматоров?
7. Как осуществляется сложение и вычитание многоразрядных чисел в сумматоре?
8. Какие условные графические обозначения применяются для ГИС шифраторов, дешифраторов, мультиплексоров, демультиплексоров, полусумматоров и сумматоров?

Лабораторная работа № 10

Моделирование триггеров и регистров

Цель работы – приобретение практических навыков построения и исследования различных типов триггеров и регистров.

Рабочее задание

1 Домашнее задание

1.1 В соответствии с заданным вариантом (таблица 1) начертить схему электрическую функциональную асинхронного RS-триггера на логических элементах И-НЕ или ИЛИ-НЕ и временные диаграммы его работы.

Таблица 1

RS-триггер на логическом элементе	Т-триггер на базе		
	RS-триггеры	D-триггеры	T-триггеры
И-НЕ	1-4	5-8	9-12
ИЛИ-НЕ	13-16	17-20	21-24

1.2 На базе RS-триггера построить двухтактный RS-триггер, синхронный RS-триггер, одноктактный D- и JK-триггеры и привести соответствующие им временные диаграммы и таблицы истинности.

1.3 Построить Т-триггер на базе двухступенчатых RS-, D- или JK-триггера в зависимости от номера варианта из таблицы 1. Привести временные диаграммы и таблицы истинности, поясняющие его работу.

1.4 Разработать и начертить схему электрическую функциональную и временную диаграмму четырехразрядного параллельного регистра на базе D-триггеров синхронизируемых фронтом для четных вариантов или на базе RS-триггеров, синхронизируемых фронтом для нечетных вариантов.

1.5 Разработать и начертить схему электрическую функциональную и временную диаграмму четырех разрядного регистра сдвига на базе на RS-триггеров, синхронизируемых фронтом, для четных вариантов или на базе D-триггеров, синхронизируемых фронтом, для нечетных вариантов.

2 Экспериментальная часть

2.1 Смоделировать различные типы триггеров, разработанные в п.п. 1.1-1.3 в среде Electronics Workbench. Подать на их входы с помощью ключей различные разрешенные кодовые комбинации. Синхровходы триггеров подключить к генератору слов Word Generation в режиме *Sycle*.

2.2 Получить временные диаграммы входных и выходных сигналов для всех смоделированных триггеров на экране логического анализатора Logic Analyzer.

2.3 Смоделировать параллельный регистр, разработанный в п. 1.4, в среде Electronics Workbench. Поочередно подать на входы $D_0 \dots D_3$ код, соответствующий четырем младшим разрядам двоичного числа, равного номеру вашего варианта, и код на единицу меньший с помощью соответствующих ключей. Подать синхроимпульс C с помощью генератора слов Word Generation, включив его в ручной режиме *Step*, и убедиться в правильной работе параллельного регистра по состоянию логических пробников на его выходах.

2.4 Смоделировать регистр сдвига, разработанный в п. 1.5, в среде Electronics Workbench. Для имитации работы схемы подключить ее синхровход к генератору слов Word Generation, включив его в циклическом режиме *Sync*. Подать на входы $D_0 \dots D_3$ регистра код, соответствующий четырем младшим разрядам двоичного числа, равного номеру вашего варианта плюс три. Получить временные диаграммы входных и выходных сигналов сдвигающего регистра на экране логического анализатора Logic Analyzer.

3 Обработка экспериментальных данных

3.1 Составить отчет о выполнении лабораторной работы. Включить в отчет схемы, полученные при выполнении п.п. 1.1-1.5, а также результаты их моделирования и диаграммы входных и выходных сигналов для каждой из выполненных схем.

3.2 Сравнить диаграммы для разработанных теоретически и смоделированных в среде Electronics Workbench схем и сделать выводы.

Методические указания

Кроме комбинационных устройств существует класс цифровых устройств, в которых состояние выхода зависит не только от того, какие сигналы присутствуют на его входах в данный момент времени, но и в предшествующие моменты времени. Поэтому такие устройства называют *последовательностными* или *многотактными автоматами*. В общем виде, последовательностный автомат рассматривается состоящим из двух частей: комбинационного устройства (КУ) и памяти, состоящей из элементов памяти (ЭП) (рисунки 1). В качестве элементов памяти могут быть применены как однобитовые элементы памяти (различные типы триггеров), так и многобитовые (многоразрядные) цепочки триггеров.

Триггер – это последовательностная схема с двумя состояниями, каждое из которых при определенных условиях на входах поддерживается постоянным. Каждому из этих состояний ставится в соответствие логическое значение, которое “хранит” триггер (если на выходе триггера высокий уровень напряжения – “1” и “0” – в противном случае).



Рисунок 1

Когда на выходной линии логическая 1, говорят, что триггер установлен, в противном случае говорят, что триггер сброшен. Триггер имеет несколько входных линий, сигналы на которых (вместе с текущим состоянием триггера) определяют следующее состояние триггера. От функций входных линий зависит тип триггера.

Триггеры бывают переключающимися уровнем и фронтом тактирующего сигнала. Несмотря на большое разнообразие триггеров, практически все триггеры строятся на базе RS-триггеров, который является простейшим триггером. УГО RS – триггера показано на рисунке 2.

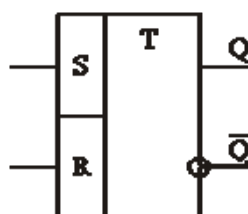


Рисунок 2

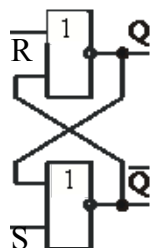
Один из входов триггера называется установочным входом и обозначается буквой **S**, а другой – входом сброса и обозначается буквой **R**. Триггер имеет два симметричных выхода: прямой **Q** и инверсный $\bar{Q}$.

В таблице состояний триггера (таблица 2) В таблице это состояние триггера до подачи управляющего сигнала обозначено Q^0 . Если на обоих входах	Таблица 2			
	S	R	Q^0	Q
	0	0	0	0

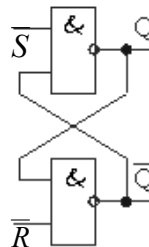
триггера имеются уровни логического 0 – это состояние соответствует режиму хранения. При подаче на вход R уровня логической 1 триггер переключается в состояние 0, а при подаче управляющего сигнала 1 на вход S – в состояние 1. При подаче на входы R и S одновременно уровня 1 триггер будет находиться в неопределенном состоянии α .	0	0	1	1
	0	1	0	0
	0	1	1	0
	1	0	0	1
	1	0	1	1
	1	1	0	α
	1	1	1	α

Схема RS-триггера, реализованного на элементах ИЛИ-НЕ и управляемая уровнем логической 1, приведена на рисунке 3,а, а схема RS-триггера, реализованного в базисах И-НЕ и управляемая низким уровнем, приведена на рисунке 3,б.

Ассинхронные RS-триггеры при наличии помех часто работают ненадежно. Например, короткие импульсы помехи, попадающие на R- и S-входы, могут изменить состояние триггера. Для повышения помехоустойчивости и устранения «состязаний» используют *синхронный RS-триггер*, УГО которого на принципиальных и функциональных схемах и его реализация на базе RS-триггера приведены на рисунках 4,а и 4,б.

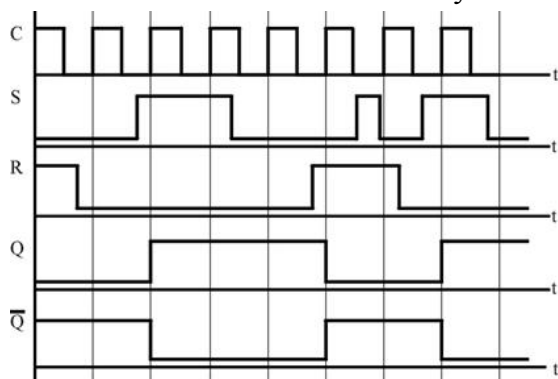


а



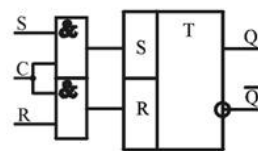
б

Рисунок 3

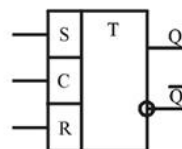


а

б



б)



в

Рисунок 4

Временные диаграммы, поясняющие его работу приведены на рисунке 4,в. Синхронный RS-триггер изменяет свое состояние только в те моменты времени, когда на специальный *синхровход* триггера С поступает разрешающий тактирующий импульс.

Следует отметить, что для надежной работы триггера необходимо, чтобы длительность синхронизирующего сигнала не меньше времени переключения триггера.

Рассмотренные выше RS-триггеры нельзя использовать в цифровых устройствах с обратными связями, так как изменения на входах и выходах происходят практически одновременно, что может привести к неопределенностям.

Для устойчивой работы RS-триггера, в том числе и в схемах с обратными связями, необходимо, чтобы сигналы $Q(t)$ и $\bar{Q}(t)$ изменялись только тогда, когда его входы заперты, т.е. синхросигнал уже прекратился. Это требование выполняется в *двухступенчатых триггерах (MS-триггерах)*, УГО которого на принципиальных и функциональных схемах и его реализация на базе синхронного RS-триггера приведены на рисунках 5,а и 5,б. Символ ТТ в поле УГО означает, что триггер двухступенчатый. MS-триггер состоит из двух секций, соединенных каскадно. Для ведущего триггера используется обычная синхронизация, в то время как для ведомого триггера импульс синхронизации инвертируется.

Временные диаграммы, поясняющие его работу приведены на рисунке 5,в. Изменение состояния выхода ведущего триггера будет происходить в момент появления положительного импульса синхронизации, и эти изменения будут переданы на входы ведомого триггера. Однако никакие изменения на выходе ведомого триггера не будут происходить до тех пор, пока не появится отрицательный фронт исходного синхроимпульса. Такая синхронизация называется *динамической*.

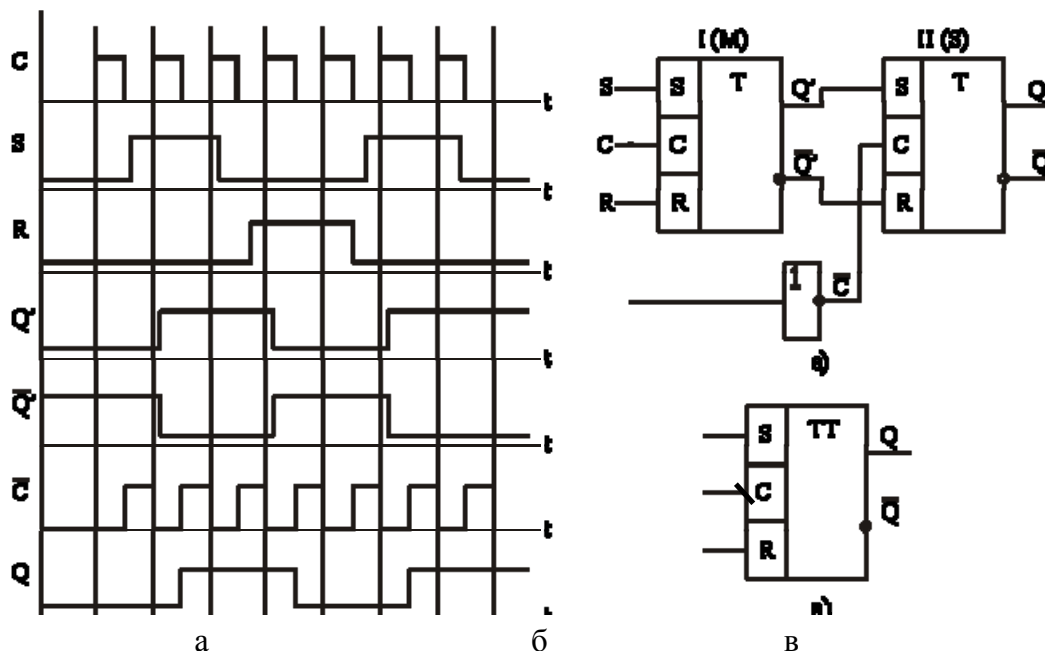


Рисунок 5

Динамические триггеры могут переключаться как передним, так и задним фронтом тактирующих импульсов. Фрагменты схемного обозначения приведены на рисунке 6.



Рисунок 6

Одним из самых широко используемых триггеров является *D-триггер*, который называют информационным триггером, а также триггером задержки. D-триггер бывает только синхронным. Он может управляться как уровнем тактирующего импульса, так и его фронтом. По синхроимпульсу D-триггер принимает то состояние, которое имеет входная линия D.

УГО D-триггера приведено на рисунке 7,а. На рисунке 7,б приведена функциональная схема D-триггера на основе синхронного двухступенчатого RS-триггера.

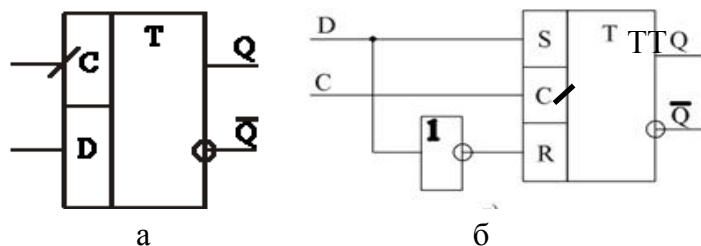


Рисунок 7

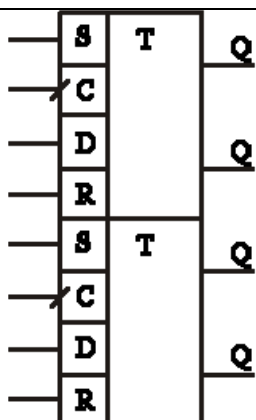


Рисунок 8

На рисунке 8 приведено обозначение D-триггера K1533TM2, выпускаемого промышленностью в виде интегральной микросхемы (ИМС).

Обычно, в одном корпусе ИМС содержится два D-триггера, управляемых фронтом. D-триггеры в интегральном исполнении имеют также дополнительные асинхронные входы управления S и R (входы “предустановки” и “очистки”).

Среди триггеров особое место занимают *JK-триггеры*, имеющие более широкие функциональные возможности. Упрощенная таблица состояний JK-триггера (таблица 3) содержит четыре строки.

Схема, полученная путем синтеза JK-триггера из двухступенчатого RS-триггера, приведена на рисунке 9,а.

Таблица 3

J	K	Q
0	0	Q
0	1	0
1	0	1
1	1	$\bar{Q}$

Обозначение JK-триггера на функциональных схемах приведено на рисунке 9,б. Выпускаемые промышленностью ИМС JK-триггеры могут иметь несколько входов (до трех) J и такое же количество входов K, объединенных схемами конъюнкций (рисунок 9,в).

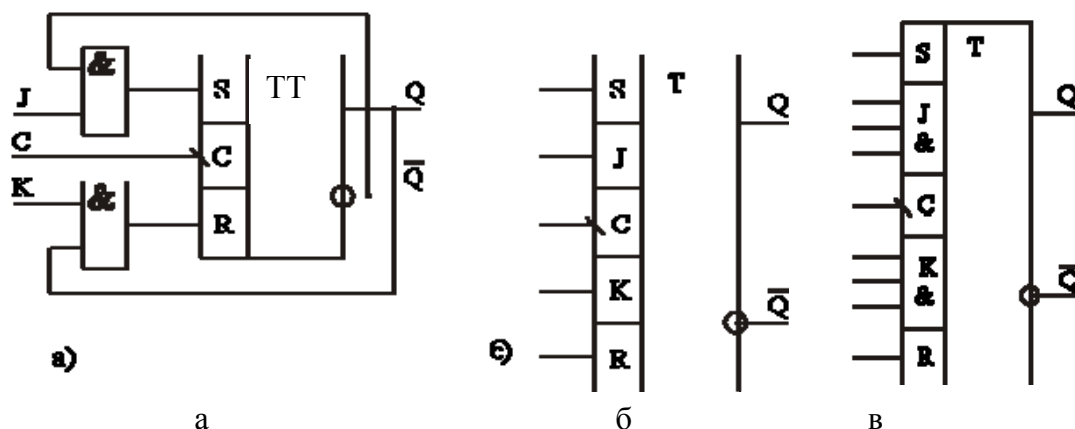


Рисунок 9

T-триггер – это счетный триггер. Он имеет один вход, куда подают тактирующие (счетные) импульсы. Каждый синхроимпульс меняет состояние T-триггера на обратное (аналогично состоянию JK-триггера при комбинации входных переменных $J=1$ и $K=1$). Частота следования импульсов на выходе счетного триггера в два раза меньше частоты входных синхроимпульсов, что позволяет их использовать в качестве делителей частоты. Для реализации делителя частоты на четыре потребуется два триггера, соединенных последовательно и т.д.

T-триггеры строятся только на базе двухступенчатых (RS, D, JK) триггеров. На рисунках 10,а и 10,б приведены схемы T-триггера построенные на основе JK-триггера и D-триггера. Переключение состояния счетного триггера происходит в моменты поступления передних фронтов синхроимпульсов.

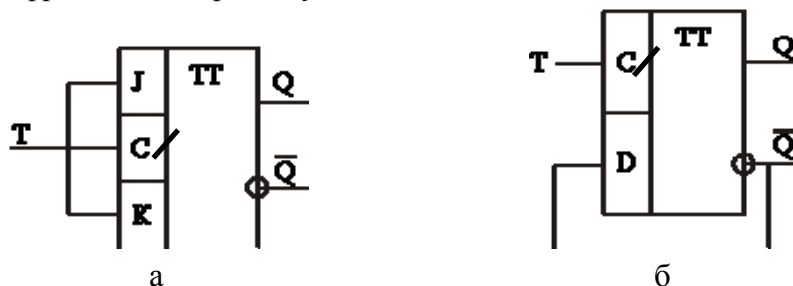


Рисунок 10

Наиболее распространенным узлом цифровой техники и устройств автоматики являются *регистры*. Регистры строятся на базе синхронных одно- и двухступенчатых RS и D-триггеров. Регистры могут быть реализованы также на базе JK-триггеров.

Регистры с *параллельным* приемом и выдачей информации служат для хранения информации и называются регистрами *памяти* или *хранения*. Запись новой информации в регистр осуществляется

после установки на входах $D_0 \dots D_m$ новой цифровой комбинации при поступлении синхроимпульса C . Количество разрядов записываемой цифровой информации определяется разрядностью регистра, которая, в свою очередь, определяется количеством триггеров, образующих этот регистр. Регистры памяти могут быть реализованы на D-триггерах, если информация поступает на входы регистра в виде однофазных сигналов и на RS-триггерах, если информация поступает в виде парафазных сигналов. В некоторых случаях регистры могут иметь вход для установки выходов в состояние "0". Этот асинхронный вход называют входом R "сброса" триггеров регистра. На рис. 3.26 приведены схемы четырехразрядных регистров памяти на D- и RS-триггерах, синхронизируемых уровнем и фронтом синхроимпульсов (обычно четыре триггера объединены в одном корпусе ИМС).

На рисунке 12 показаны регистры хранения на D-триггерах, синхронизируемых фронтом (а) и на RS-триггерах, синхронизируемых фронтом (б). На рисунке 12,в показано УГО регистра.

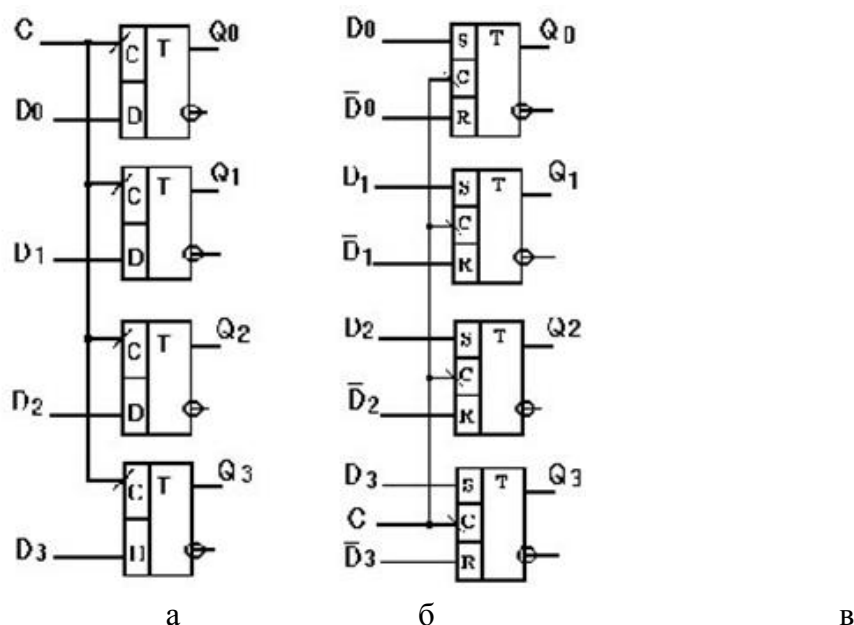


Рисунок 12

Регистры с последовательным приемом или выдачей информации называются сдвиговыми регистрами или регистрами *сдвига*. Они могут выполнять функции хранения и преобразования информации (умножение и деление чисел двоичной системы счисления, преобразование параллельного кода в последовательный и наоборот и т.д.).

На рисунке 13,а и 13,б приведены схемы четырехразрядных регистров сдвига, реализованных на D- и RS-триггерах, а временные диаграммы, поясняющие работу регистра сдвига, приведены на рисунке 14.

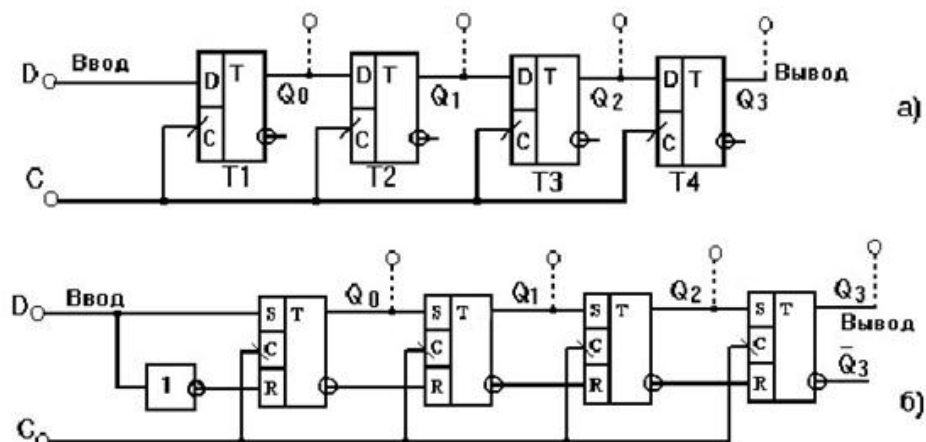


Рисунок 13

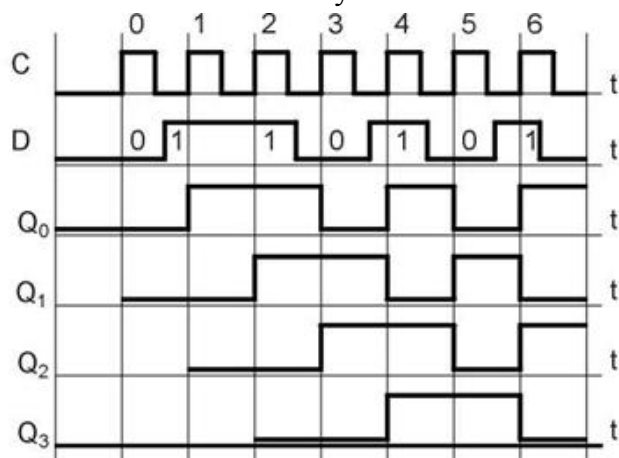


Рисунок 14

Контрольные вопросы

1. Чем определяется быстродействие триггера?
2. Начертить схему электрическую функциональную RS-триггера на логических элементах ИЛИ-НЕ или И-НЕ и пояснить его работу.
3. Почему JK-триггер называют универсальным?
4. Поясните работу D-триггера. Начертите условное графическое обозначение D-триггера и временные диаграммы его работы со статическим и динамическим входами синхронизации.
5. Какой характерной особенностью обладает

периодическая последовательность импульсов на выходе Т-триггера?

6. Каким преимуществом обладают двухступенчатый триггер?

7. Каково назначение регистров?

8. По каким признакам классифицируют регистры?

9. Чем определяется разрядность регистров?

10. Как работает параллельный регистр?

11. Каким образом осуществить операции умножения и деления в двоичной системе счисления в реверсивном регистре?

12. Как произвести с помощью регистра преобразование последовательного кода числа в параллельный код и обратно?

13. Как обозначаются регистры на схемах электрических функциональных и принципиальных?

Лабораторная работа № 11

Моделирование счетчиков импульсов

Цель работы – изучение структуры и исследование работы суммирующих и вычитающих двоичных счетчиков, а также счетчиков с коэффициентом пересчета, отличным от 2^n .

Рабочее задание

1 Домашнее задание

1.1 Начертить схему электрическую функциональную трехразрядного двоичного суммирующего счетчика (для четных вариантов) на базе D-триггеров или вычитающего счетчика (для нечетных вариантов) на базе JK-триггеров и начертить временные диаграммы, поясняющие его работу.

1.2 Разработать на базе D-триггеров схему электрическую функциональную счетчика с коэффициентом пересчета, равным девяти (для нечетных вариантов) или десяти (для четных вариантов), и начертить временные диаграммы, поясняющие его работу.

1.3 Разработать схему трехразрядного двоичного синхронного последовательного (для нечетных вариантов) или синхронного параллельного (для четных вариантов) счетчика.

2 Экспериментальная часть

2.1 С моделировать схему электрическую функциональную трехразрядного двоичного счетчика, разработанного в п.п. 1.1 в среде Electronics Workbench. Пример моделирования двухразрядного суммирующего счетчика на базе D-триггеров приведен на рисунке 1.

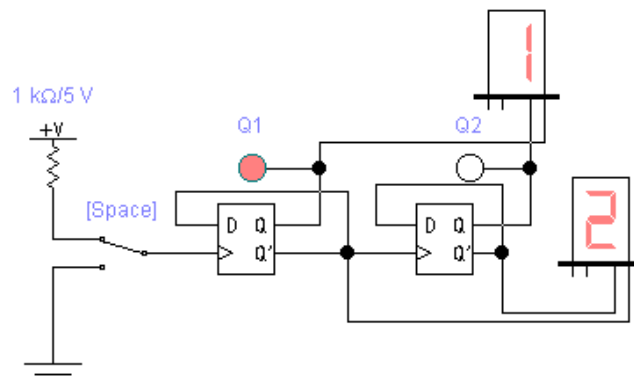


Рисунок 1

2.2 Включить схему и, подавая на вход схемы тактовые импульсы при помощи ключа, наблюдать за изменением показаний Decoded Seven-Segment Display (семисегментных индикатора с

двоично-десятичным дешифратором на входе), подключенных к прямым и инверсным выходам счетчика. Убедиться в правильности работы счетчика. По состояниям логических пробников Q1-Q2, подключенных к прямым выходам триггеров, получить временные диаграммы входных и выходных сигналов, поясняющих работу счетчика.

2.3 Смоделировать схему электрическую функциональную счетчика, разработанного в п.п. 1.2 в среде Electronics Workbench. Пример моделирования трехразрядного суммирующего счетчика с коэффициентом пересчета, равным пяти на базе D-триггеров приведен на рисунке 2.

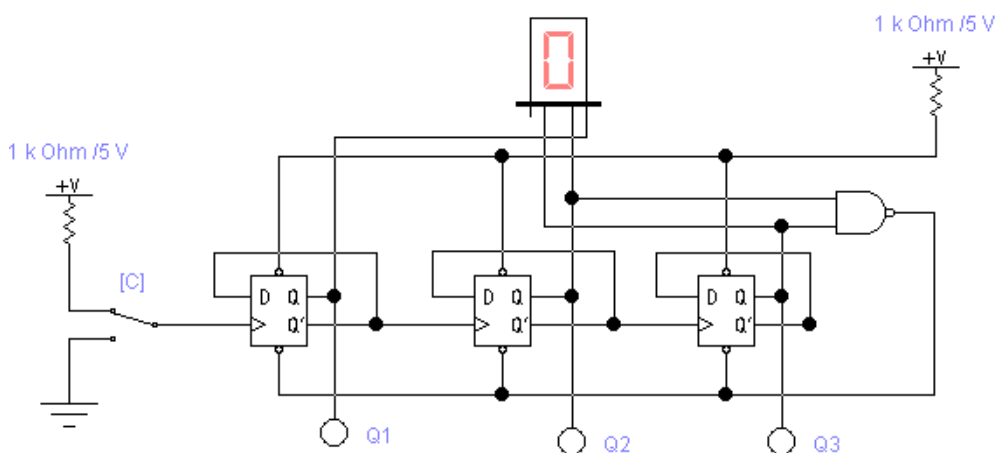


Рисунок 2

2.4 Включить схему и, подавая на вход схемы тактовые импульсы при помощи ключа, наблюдать за изменением показаний Decoded Seven-Segment Display, подключенного к прямым выходам счетчика. Убедиться в правильности работы счетчика. По состояниям логических пробников Q1-Q3, подключенных к прямым выходам триггеров, получить временные диаграммы входных и выходных сигналов, поясняющих работу счетчика.

2.5 Смоделировать схему электрическую функциональную счетчика, разработанного в п.п. 1.3 в среде Electronics Workbench.

2.4 Включить схему и, подавая на вход схемы тактовые импульсы с выхода генератора слов Word Generation в режиме *Sycle*.

2.5 Получить временные диаграммы входных и выходных сигналов для смоделированного счетчика на экране логического анализатора Logic Analyzer и по состояниям логических пробников, подключенных к его прямым выходам.

3 Обработка экспериментальных данных

3.1 Составить отчет о выполнении лабораторной работы. Включить в отчет схемы, полученные при выполнении п.п. 1.1-1.3, а также результаты их моделирования и диаграммы входных и выходных сигналов для каждой из выполненных схем.

3.2 Сравнить диаграммы для разработанных теоретически и смоделированных в среде Electronics Workbench схем и сделать выводы.

Методические указания

На базе счетных триггеров можно построить цифровое устройство, получившее название *электронного счетчика*, которые позволяют вести подсчет электрических импульсов, поступивших на их вход. Счетчики могут отличаться модулем счета и типом счетной последовательности, которая, в частности, может быть двоичной, двоично-десятичной, в коде Грея и т.п. Цифровые последовательные устройства, выполненные по схеме счетчика, но имеющие один счетный вход и один выход называются *делителями частоты*. Таким образом, любой счетчик может служить в качестве делителя частоты, если используется информация только одного из его выходов.

В качестве разрядных триггеров счетчиков и делителей могут быть использованы двухступенчатые D-триггеры, T- и JK-триггеры.

Счетчики и делители подразделяются на *асинхронные* и *синхронные*. У синхронных счетчиков все разрядные триггеры синхронизируются параллельно одними и теми же синхроимпульсами, поступающими от источника этих импульсов. Асинхронные счетчики имеют последовательную синхронизацию, т.е. каждый последующий разрядный триггер синхронизируется выходными импульсами триггера предыдущего разряда. Асинхронные счетчики иногда называют *последовательными*, а синхронные счетчики – *параллельными*. Параллельные счетчики имеют более высокую скорость счета, чем асинхронные.

Счетчики, независимо от способа синхронизации, подразделяются на счетчики прямого счета (*суммирующие*) и на счетчики обратного счета (*вычитающие*). В интегральном исполнении выпускаются также *реверсивные* счетчики, в которых имеется специальный вход для переключения режима работы, т.е. направления счета. Многие типы счетчиков, выпускаемые промышленностью в интегральном исполнении, имеют дополнительные входы предустановки, позволяющие использовать эти счетчики в режиме регистра памяти.

Счетчики относятся к последовательным устройствам с циклически повторяющейся последовательностью состояний. Число, соответствующее количеству импульсов, поступивших на вход счетчика, при котором счетчик «возвращается» в исходное состояние, называется *модулем* или *коэффициентом счета* M . Например, максимальный модуль счета счетчика из двух триггеров равен $M = 2^2 = 4$, а в общем случае для n -разрядного счетчика – $M = 2^n$. Модуль счета счетчика численно совпадает с модулем деления делителя частоты.

Счетная последовательность в двоичном суммирующем счетчике начинается с нуля и доходит до максимального числа $2^n - 1$, после чего снова проходит через нуль и повторяется. В вычитающем двоичном счетчике последовательные двоичные числа перебираются в обратном порядке, и при повторении последовательности максимальное число следует за нулем.

На рисунке 3,а приведен асинхронный двоичный суммирующий счетчик по модулю $M=16$, выполненный на базе JK-триггеров. Синхронизирующие входы всех триггеров, кроме крайнего левого (Т1), соединены с прямыми выходами предыдущих триггеров. Поэтому состояние триггера меняется в ответ на изменение состояния предыдущего триггера.

Таблица истинности или таблица состояний на прямых выходах триггеров приведена в таблице 1.

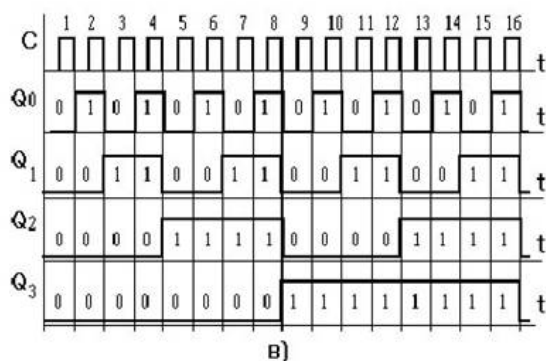
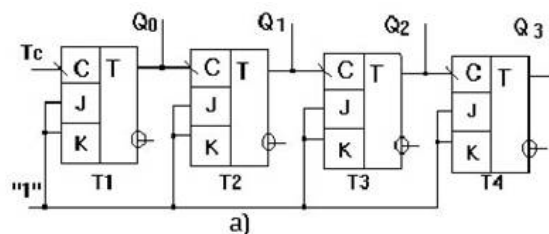
Управление триггерами осуществляется задним фронтом счетных импульсов. Временные диаграммы, поясняющие работу асинхронного суммирующего счетчика приведены на рисунке 3,б.

Рассмотренный счетчик можно превратить в вычитающий, просто переключив входы «С» триггеров с выходов Q на выходы $\bar{Q}$.

Таблица 1

N	Q3	Q2	Q1	Q0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

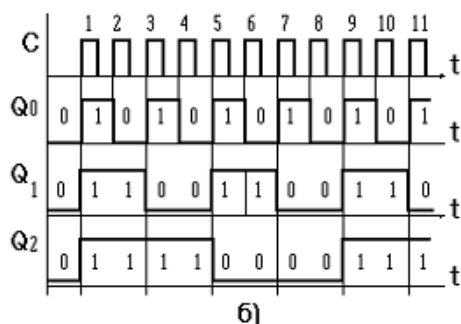
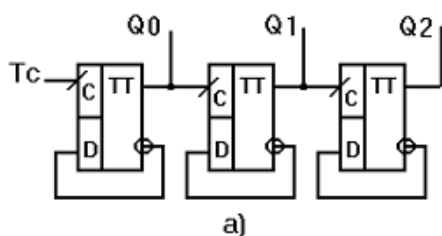
Пример четырехразрядного двоичного вычитающего счетчика приведен на рисунке 4,а, а его работа поясняется временными диаграммами (рисунок 4,б). Счетчик переключается по переднему фронту счетных импульсов.



а

б

Рисунок 3



а)

б)

Рисунок 4

Для получения суммирующего счетчика на базе D-триггера необходимо соединять инверсные выходы предыдущих со счетными входами последующих триггеров.

Асинхронные счетчики могут надежно работать на относительно низких частотах, когда частота следования синхроимпульсов не превышает критического значения, при котором время задержки установки старших разрядов счетчика становится соизмеримым с длительностью периода входных тактовых импульсов. Поэтому, асинхронные счетчики строятся для относительно небольшого количества разрядов.

В *синхронном последовательном* счетчике синхроимпульсы поступают на все триггеры счетчика параллельно, а управляющие импульсы от предыдущего разряда к последующему –

последовательно, что несколько уменьшает его быстродействие. Схема четырехразрядного двоичного синхронного последовательного счетчика, реализованного на JK-триггерах, приведена на рисунке 5.

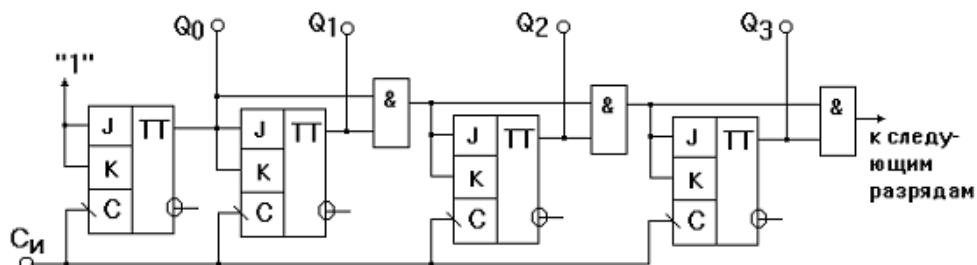


Рисунок 5

В параллельных синхронных счетчиках формирование управляющих уровней и их подача на соответствующие входы триггеров счетчика осуществляется одновременно. Пример реализации параллельного синхронного счетчика иллюстрирован на рисунке 6.

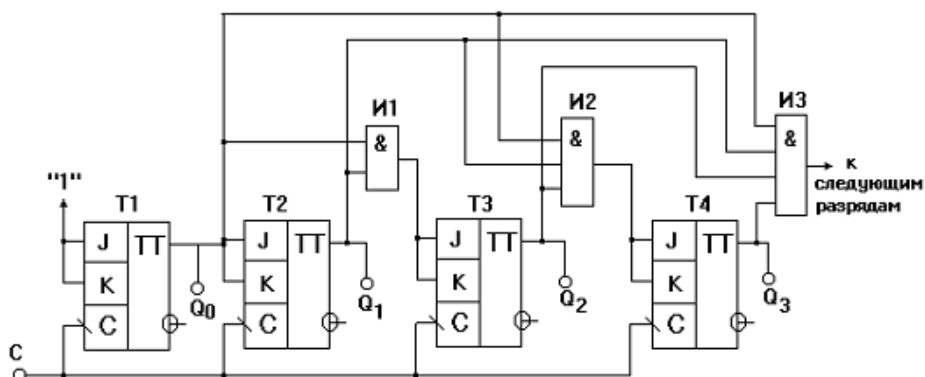


Рисунок 6

Принцип построения счетчиков с произвольным коэффициентом счета состоит в исключении нескольких избыточных состояний обычного двоичного счетчика с помощью обратных связей внутри счетчика.

Существует несколько методов получения счетчиков с заданным коэффициентом пересчета $K_{сч}$. Один из этих методов заключается в немедленном сбросе в "0" счетчика, установившегося в комбинацию, соответствующую числу $K_{сч}$. Его называют также методом автосброса.

Контрольные вопросы

1. Классификация и область применения счетчиков.

2. Чем определяется число возможных состояний счетчика?
3. По какому принципу строятся схемы счетчиков прямого и обратного счета?
4. В чем преимущества и недостатки счетчиков с последовательным и параллельным переносом?
5. Каковы принципы построения счетчиков с модулем счета, не равным целой степени числа два?

Список литературы

1. Прянишников В.А. Электроника. Курс лекций. – СПб.: Корона, 1998.
- 2 Справочник по цифровой вычислительной технике. Малиновский Б.Н. и др. Киев, «Техника», 1974.
3. Титце У., Шенк К. Полупроводниковая схемотехника: Справочное руководство. Пер. с нем.– М.: Мир, 1982.
4. Кучумов А.И. Электроника и схемотехника: Учебное пособие. – М.: Гелиос АРВ, 2002.
- 5 Панфилов Д.И., Чепурин И.Н., Миронов В.Н., Обухов С.Г. Электротехника и электроника в экспериментах и упражнениях: Практикум по Electronics Workbench: в 2 т./Под общ. ред. Д.И. Панфилова – Т1.: Электротехника.– М.:ДОДЕКА, 2000.
6. Панфилов Д.И., Чепурин И.Н., Миронов В.Н., Обухов С.Г. Электротехника и электроника в экспериментах и упражнениях: Практикум по Electronics Workbench: в 2 т./Под общ. ред. Д.И. Панфилова – Т2.: Электроника.– М.:ДОДЕКА, 2000.

СОДЕРЖАНИЕ

<i>ВВЕДЕНИЕ</i>	3
Лабораторная работа № 1. Моделирование электронных схем в программе Electronics Workbench	5
Лабораторная работа № 2. Исследование усилительных каскадов на биполярных транзисторах	
Лабораторная работа № 3. Исследование компенсационных стабилизаторов напряжения	
Лабораторная работа № 4. Исследование параметров операционных усилителей	
Лабораторная работа № 5. Исследование линейных звеньев на операционных усилителях	
Лабораторная работа № 6. Исследование нелинейных и резонансных усилителей на операционных усилителях ..	
Лабораторная работа № 7. Исследование мультивибраторов на операционных усилителях	
Лабораторная работа № 8. Моделирование простейших логических схем	
Лабораторная работа № 9. Моделирование комбинационных устройств	
Лабораторная работа № 10. Моделирование триггеров и регистров	
Лабораторная работа № 11. Моделирование счетчиков импульсов	
Список литературы	